

Tema 3: Jerarquía Digital Plesiócroma, PDH

3º Ingeniería Técnica de Telecomunicación.
Especialidad Telemática.

Profesor: Juan José Alcaraz Espín

Contenido

- Evolución de las redes de telecomunicación
- Transmisión y multiplexación digital
- Codificación de línea
- Jerarquía digital plesiócroma
- Tramas básicas
- Mecanismos de Justificación

Bibliografía:

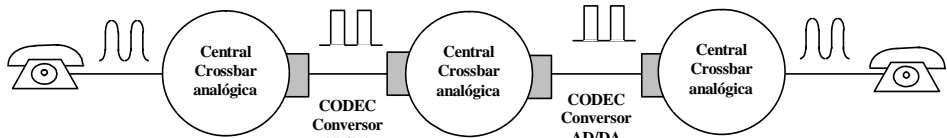
- <http://www.trendcomms.com/>
- ITU-T:
 - G-703, G-704, G-706, G-742, G-745 , G-751
- <http://www.rares.com.ar>

Evolución de las redes de telecomunicación

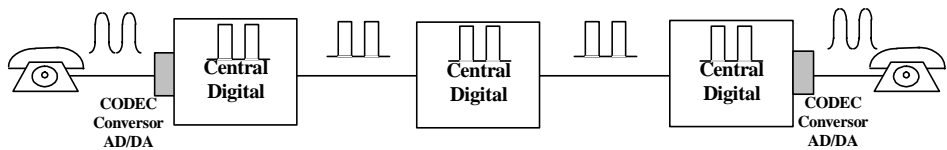
- **Sistema totalmente analógico.** Multiplexación FDM



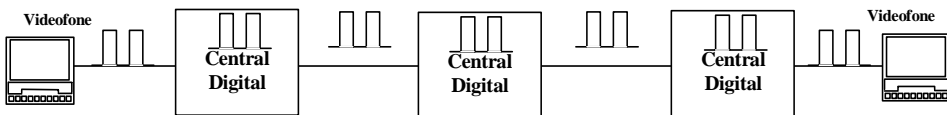
- **Sistema híbrido;** comutación analógica y transmisión digital (PCM), multiplexación TDM



- **Sistema RDI,** transmisión e comutación digital. Bucle de abonado analógico. (Sistema actual)

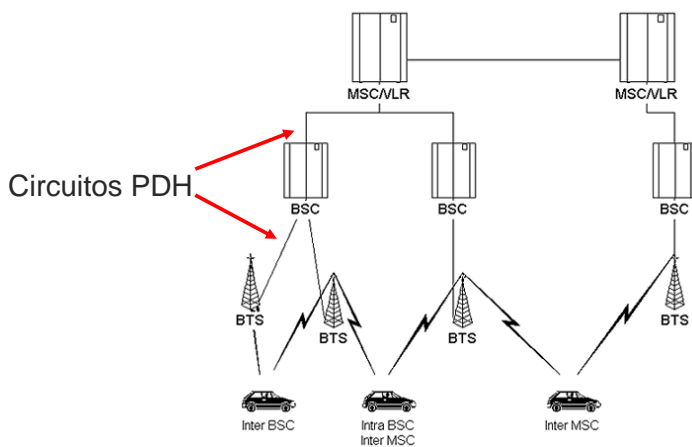


- **Sistema ISDN ó RDSI** Sistema totalmente digital con integración de servicios ISDN: Integrated Service Digital Network ó RDSI: Red Digital de Servicios Integrados



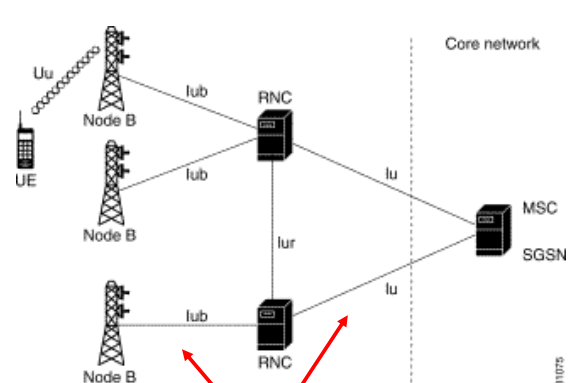
Ejemplo: Telefonía GSM / UMTS

RED GSM:



BTS: Base Transceiver Station
 BSC: Base Station Controller
 MSC: Mobile Switching Centre
 VLR: Visitor Location Register

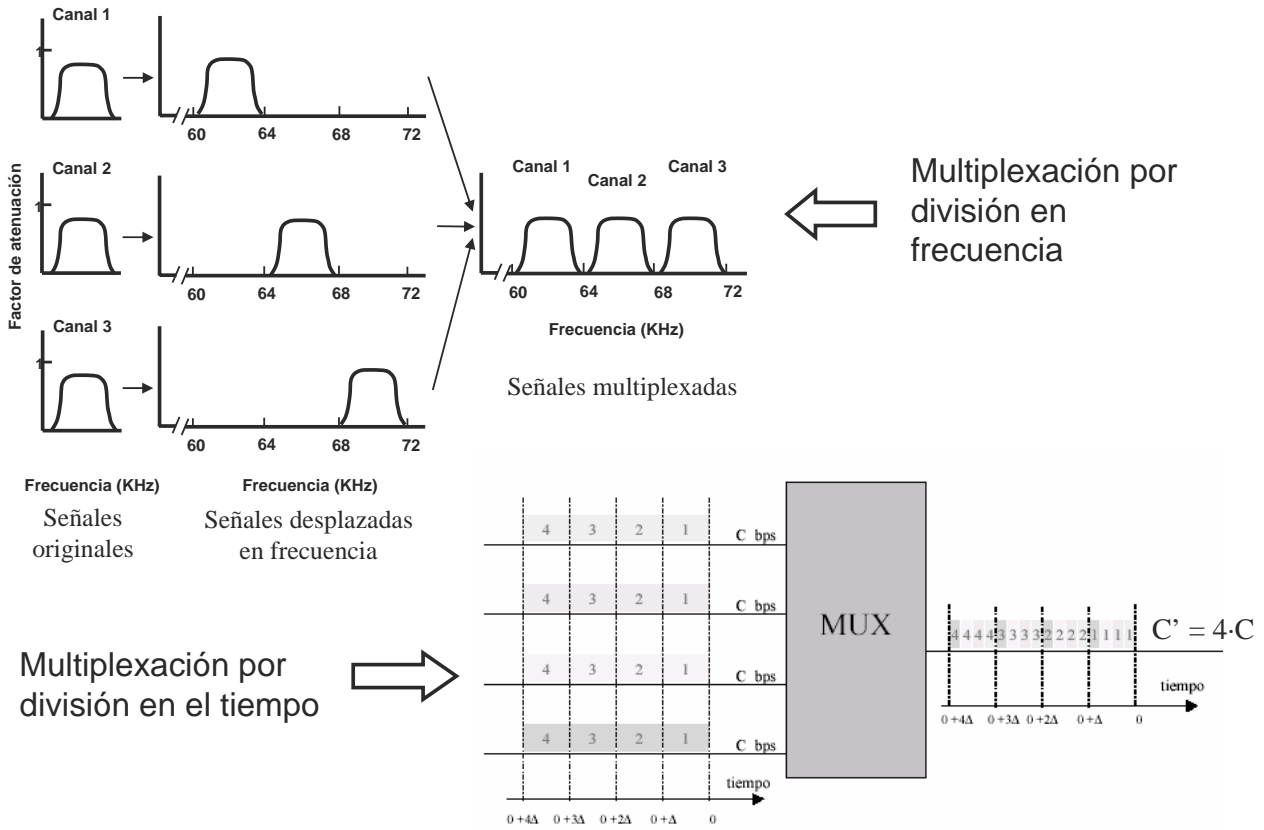
RED UMTS:



Circuitos PDH / SDH

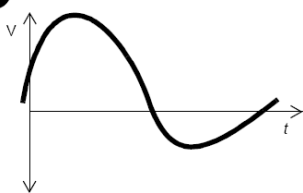
RNC: Radio Network Controller
 SGSN: GPRS Gateway Support Node

Multiplexación

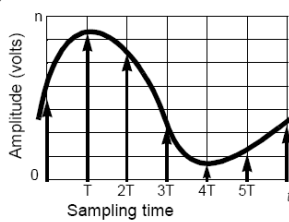


Transmisión digital: Digitalización de la señal

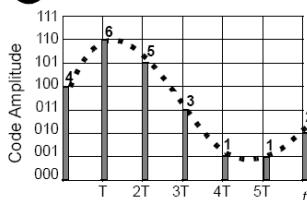
0 Analog Signal



1 Sampling



2 Quantization



3 Coding

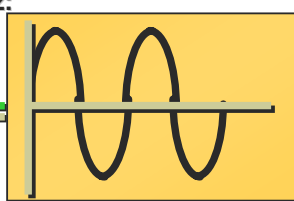


Ley de muestreo de Nyquist

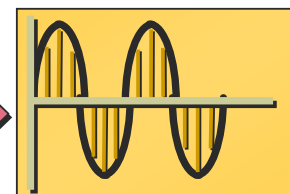
$$f_s > 2 \cdot f_{max}$$

Frecuencia de muestreo 8 KHz
(8.000 muestras/s)

Ancho de banda voz:
300 Hz a 3400 Hz



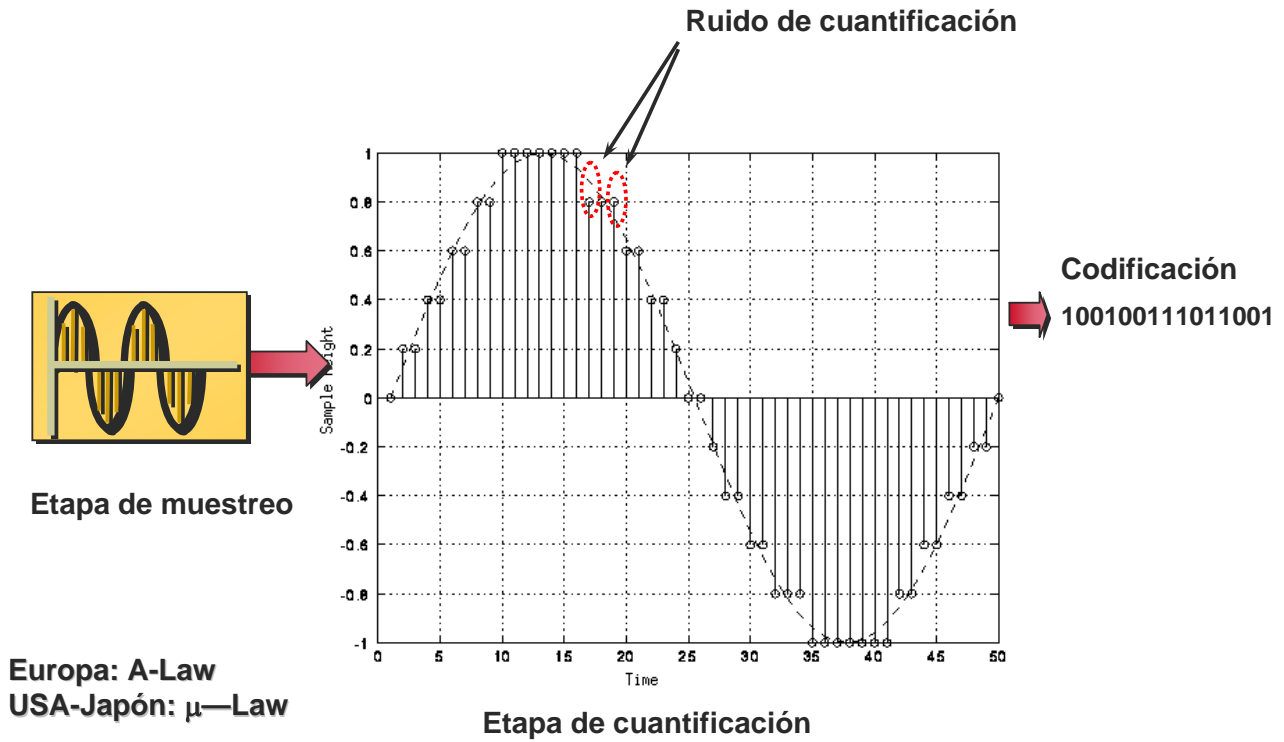
Señal analógica



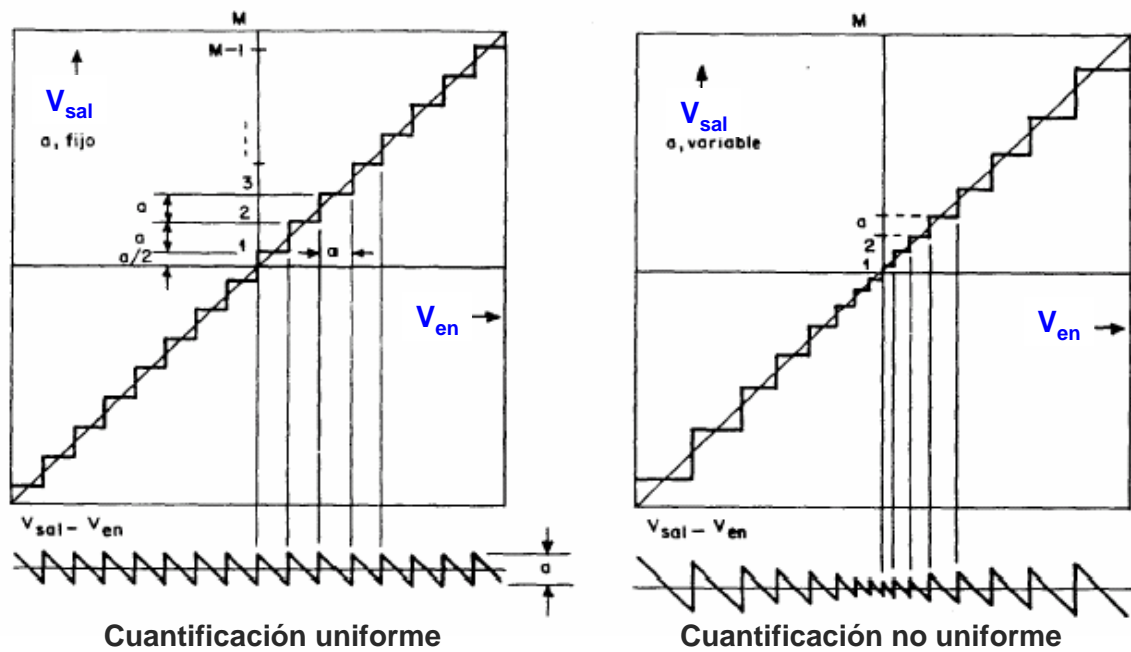
Etapa de muestreo

Rango capturado= 0-4 KHz
(Teorema de muestreo de Nyquist)

Transmisión digital: Digitalización de la señal



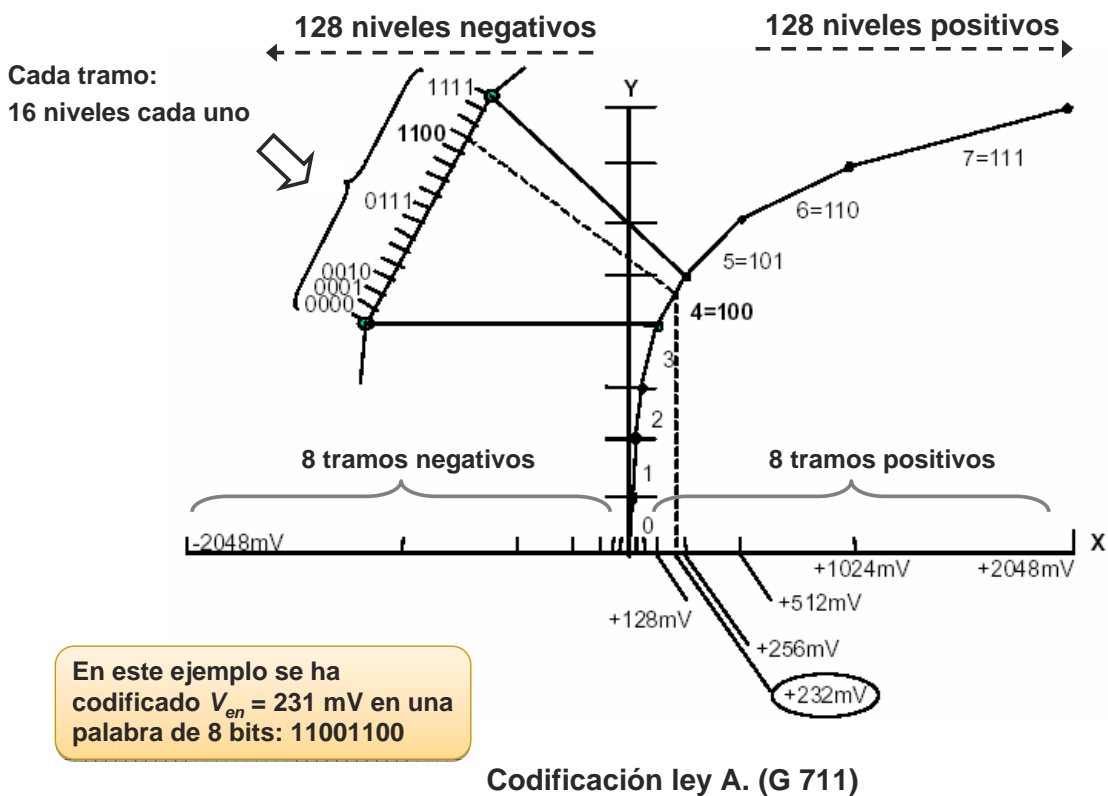
Transmisión digital: Digitalización de la señal



Problema: La relación S/N será muy pequeña en amplitudes pequeñas de V_{en} y muy alta en amplitudes altas.
Interesa una S/N constante.

Los intervalos de cuantificación son más pequeños para valores menores de la señal de entrada V_{en}

Transmisión digital: Digitalización de la señal



Transmisión digital: Digitalización de la señal

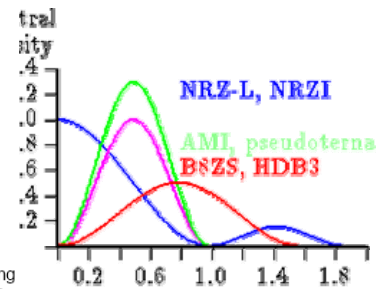
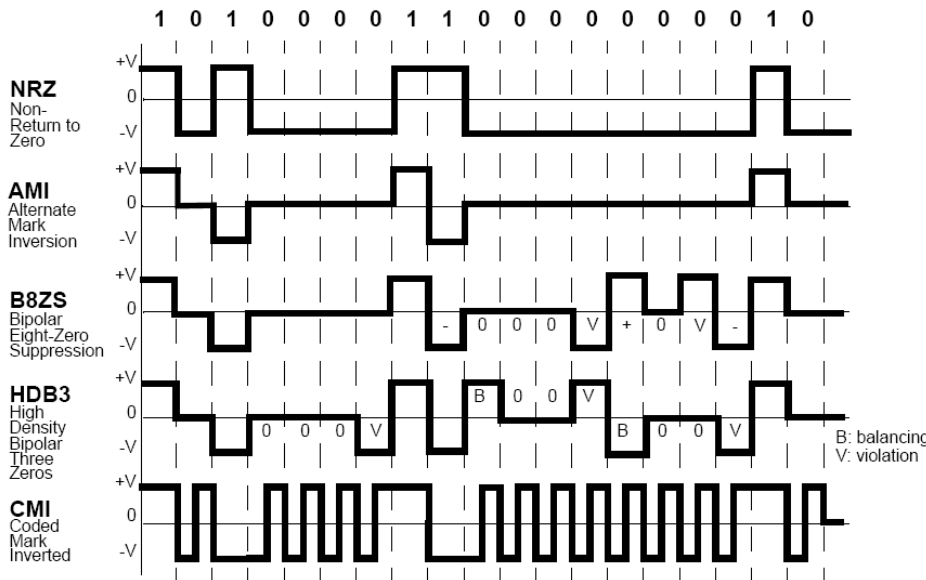
■ Cuestiones:

1. Teniendo en cuenta que el ancho de banda de la señal muestreada es de 4000 Hz, ¿A qué velocidad binaria se transmite un canal muestreado en PCM?
2. ¿Cuál es el error máximo de cuantificación de la palabra binaria PCM 11101110?
3. Codifique en PCM una muestra de 70 mV. ¿Cuál es su error de cuantificación?

Códigos de línea

Objetivo: Adaptar una señal digital (que sólo utiliza dos símbolos) para transmitirla por el canal, de forma que

- Maximice la inmunidad al ruido
- No presente potencia en continua, ya que en los canales hay desacoplos en continua
- Permita la recuperación del reloj
- Que no tenga componentes frecuenciales altos



Códigos de línea

HDB3

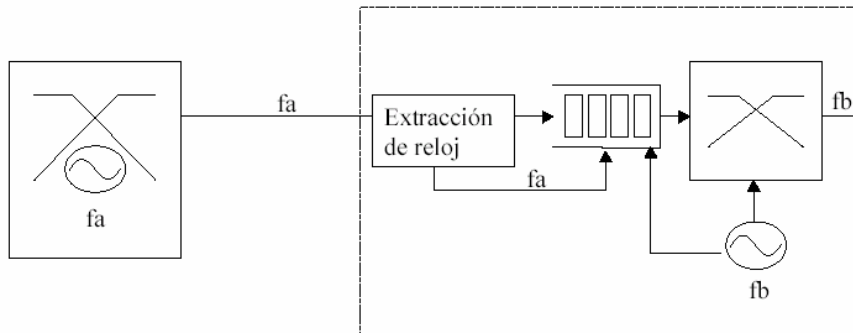
- Es un tipo de AMI en el que se limita a 3 el número máximo de ceros consecutivos.
- Los pulsos son de dos tipos:
 - B: Respetan la ley de polaridad alternada
 - V: Violan la ley de polaridad alternada
- Las secuencias de 4 ceros se sustituyen por:
 - 000V: Si el número de pulsos transmitidos es par
 - B00V: Si el número de pulsos transmitidos es impar
- Si B respeta la ley de polaridad alternada → dos pulsos V consecutivos tendrán distinta polaridad
- Ventajas:
 - Preserva la información de temporización incluso para secuencias largas de ceros
 - La componente continua es nula.
- Nota: En PDH la duración de un pulso se reduce a la mitad de la duración de un bit para mejorar la recuperación de reloj.

HDB3		Number of ones	
		Odd	Even
Last '1' polarity	+	B ₀₀ V ₋	000V ⁺
	-	000V ₋	B ⁺ 00V ⁺

Sincronismo

Problemas:

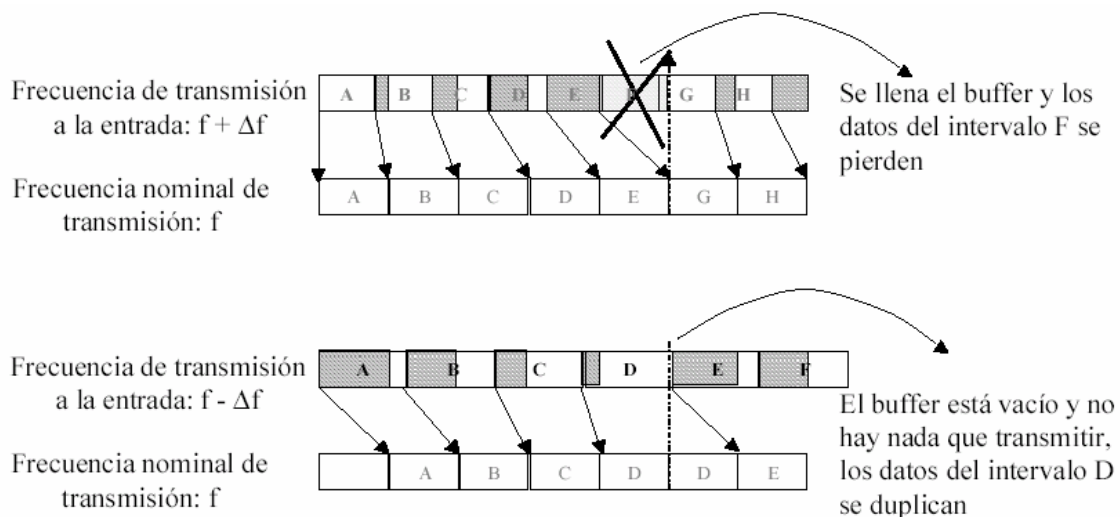
- Relojes imperfectos
- Variación del retardo en la transmisión
- Fluctuación de fase



Para reducir el problema el receptor no lee directamente los datos del enlace, sino que guarda los datos en un buffer. Los datos se escriben en el buffer según la señal de sincronismo implícita en el código de línea. Se leen de acuerdo a la frecuencia del equipo receptor.

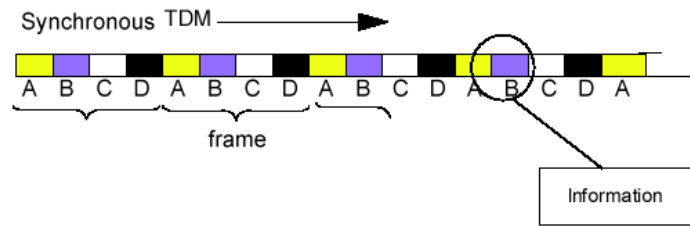
Sincronismo

El buffer puede eliminar el efecto de las diferencias de frecuencias de reloj entre la señal y el equipo. Pero si la deriva no se mantiene de manera continuada se producen deslizamientos de trama.



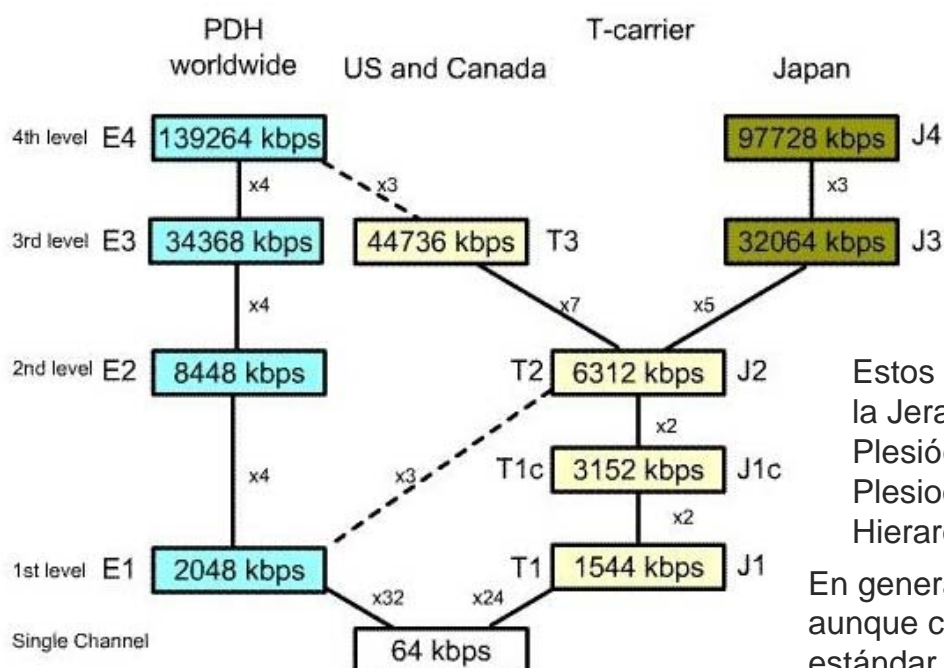
Jerarquía Digital Plesiócrona

- Se basa en TDM: Time Division Multiplexing



- En 1965 surge en EEUU el primer estándar de multiplexación de canales digitales de 64 Kb/s -> T1 (24 canales)
- En 1968 se adapta a Europa. Se define una trama primaria (E1) que multiplexa 30 canales de voz más 2 de señalización = línea **E1** (2,048 Mb/s) $32 \times 8 = 256$ bits, 256×8.000 tramas/s = 2.048.000 bits/s
- G-703: Niveles eléctricos y codificación de línea.
- G-704: Estructura de las tramas

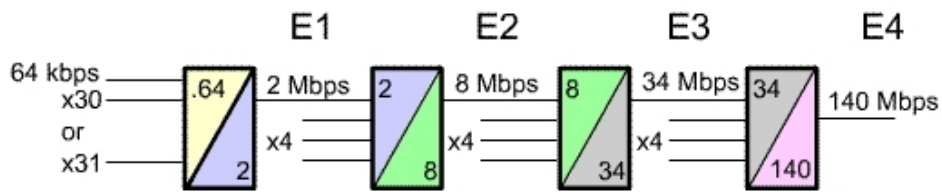
Jerarquía Digital Plesiócrona



Estos sistemas constituyen la Jerarquía Digital Plesiócrona (**PDH**, Plesiochronous Digital Hierarchy)

En general son incompatibles aunque ciertos niveles de un estándar pueden multiplexarse en tramas de otro estándar.

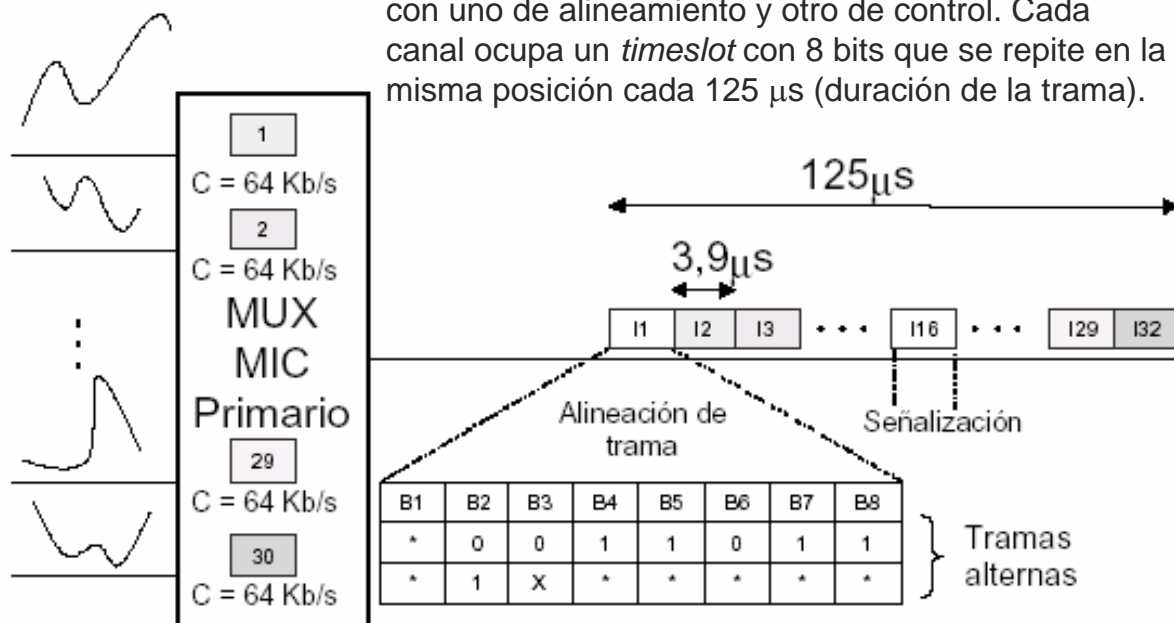
[Jerarquía Digital Plesiócrona]



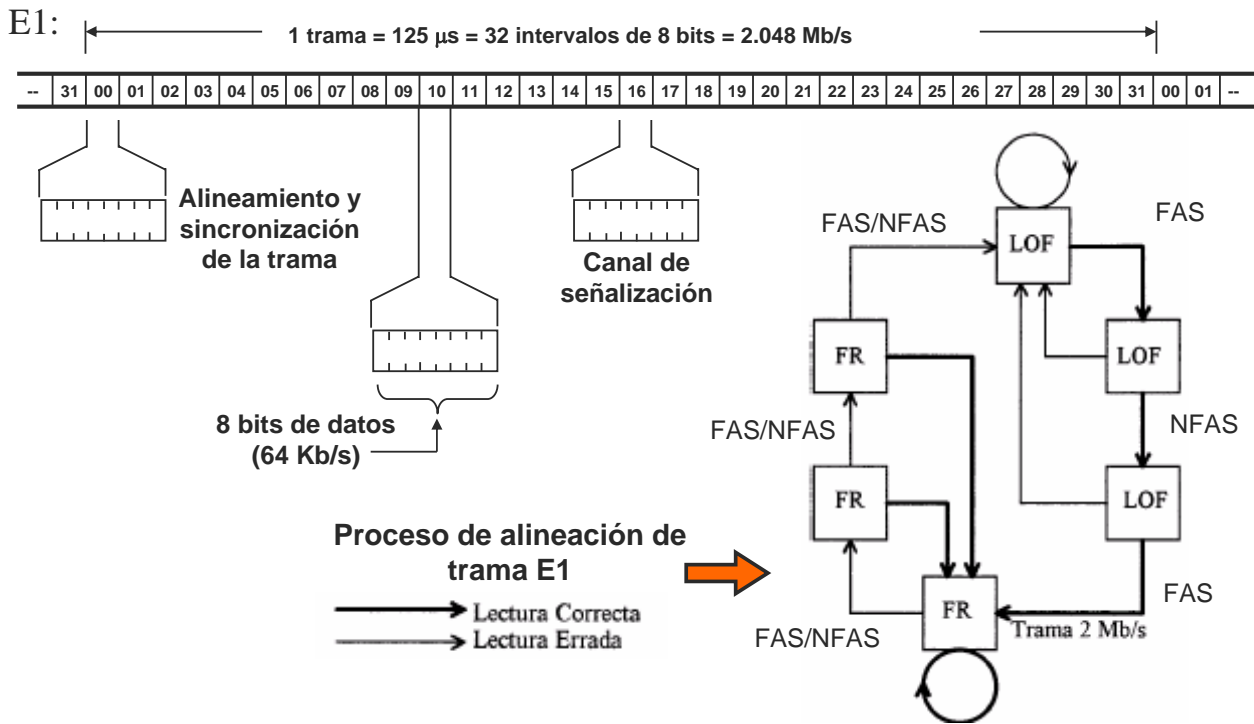
Nivel	Velocidad	Rec.	Codificación	Tensión de pico
1	2048Kb/s±50ppm	G.704	HDB3	2.37V ó 3.0 V
2	8448Kb/s±30ppm	G.742, G-745	HDB3	2.37V
3	34368Kb/s±20ppm	G.751, G-753	HDB3	1 V
4	139264Kb/s±15ppm	G.751, G-754	CMI	1 V

[Trama E1: G-704]

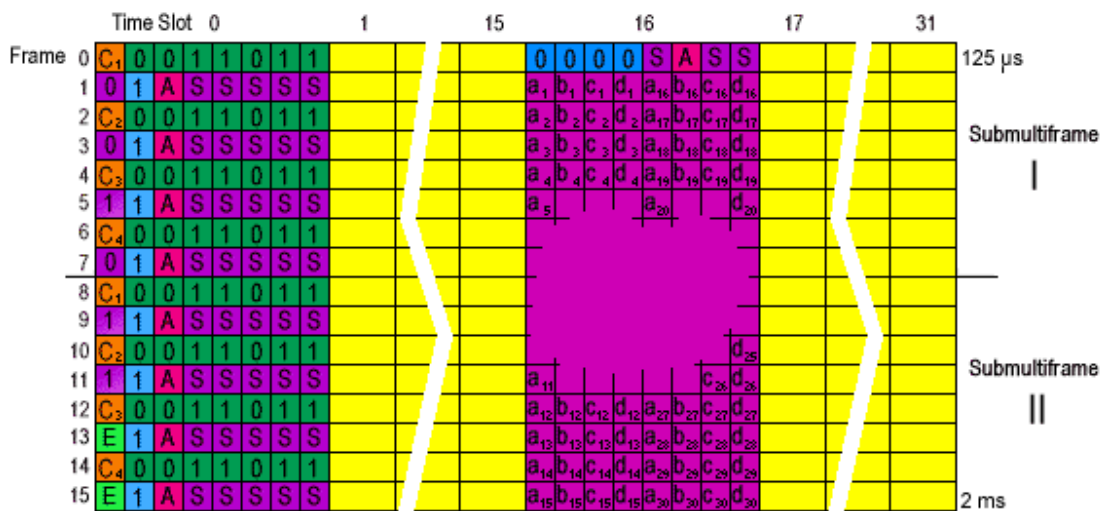
El E1 multiplexa (TDM) 30 canales de 64 Kb/s, junto con uno de alineamiento y otro de control. Cada canal ocupa un *timeslot* con 8 bits que se repite en la misma posición cada 125 μ s (duración de la trama).



[Trama E1]



[Multitrama E1]



16 tramas consecutivas constituyen una multitrama. Esta se subdivide a su vez en dos submultitramas. Esta estructura permite transmitir información de señalización y control a tasas diferentes a los canales, y detectar y evitar errores.

Multitrama

	Time Slot 0	1
Frame 0	C ₁ 0 0 1 1 0 1 1	
1	0 1 A S S S S S	
2	C ₂ 0 0 1 1 0 1 1	
3	0 1 A S S S S S	
4	C ₃ 0 0 1 1 0 1 1	
5	1 1 A S S S S S	
6	C ₄ 0 0 1 1 0 1 1	
7	0 1 A S S S S S	
8	C ₁ 0 0 1 1 0 1 1	
9	1 1 A S S S S S	
10	C ₂ 0 0 1 1 0 1 1	
11	1 1 A S S S S S	
12	C ₃ 0 0 1 1 0 1 1	
13	E 1 A S S S S S	
14	C ₄ 0 0 1 1 0 1 1	
15	E 1 A S S S S S	

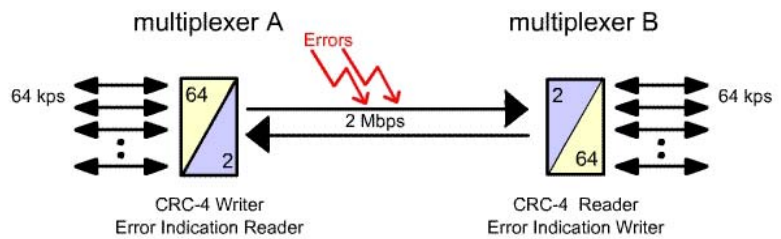
	Time Slot 0	1
Frame 0	C ₁ 0 0 1 1 0 1 1	
1	0 1 A S S S S S	
2	C ₂ 0 0 1 1 0 1 1	
3	0 1 A S S S S S	
4	C ₃ 0 0 1 1 0 1 1	
5	1 1 A S S S S S	
6	C ₄ 0 0 1 1 0 1 1	
7	0 1 A S S S S S	
8	C ₁ 0 0 1 1 0 1 1	
9	1 1 A S S S S S	
10	C ₂ 0 0 1 1 0 1 1	
11	1 1 A S S S S S	
12	C ₃ 0 0 1 1 0 1 1	
13	E 1 A S S S S S	
14	C ₄ 0 0 1 1 0 1 1	
15	E 1 A S S S S S	

Los bits C₁ – C₄ muestran el CRC-4 de toda la submultitrama anterior. Permite detectar una falsa palabra de alineamiento y detecta errores si el BER es del orden de 10⁻⁶. Si se producen 914 errores de CRC en las 1000 comprobaciones que se hacen en un segundo se reinicia la sincronización de trama.

CRC-4

FAS: Bits 2-8 del TS 0.

Permiten el alineamiento de la trama, para que el Rx se sincronice a nivel de trama.



Multitrama

	Time Slot 0	1
Frame 0	C ₁ 0 0 1 1 0 1 1	
1	0 1 A S S S S S	
2	C ₂ 0 0 1 1 0 1 1	
3	0 1 A S S S S S	
4	C ₃ 0 0 1 1 0 1 1	
5	1 1 A S S S S S	
6	C ₄ 0 0 1 1 0 1 1	
7	0 1 A S S S S S	
8	C ₁ 0 0 1 1 0 1 1	
9	1 1 A S S S S S	
10	C ₂ 0 0 1 1 0 1 1	
11	1 1 A S S S S S	
12	C ₃ 0 0 1 1 0 1 1	
13	E 1 A S S S S S	
14	C ₄ 0 0 1 1 0 1 1	
15	E 1 A S S S S S	

Palabra de alineamiento de multitrama CRC: para que el receptor sepa donde se ubica el C₁ de la primera submultitrama

	Time Slot 0	1
Frame 0	C ₁ 0 0 1 1 0 1 1	
1	0 1 A S S S S S	
2	C ₂ 0 0 1 1 0 1 1	
3	0 1 A S S S S S	
4	C ₃ 0 0 1 1 0 1 1	
5	1 1 A S S S S S	
6	C ₄ 0 0 1 1 0 1 1	
7	0 1 A S S S S S	
8	C ₁ 0 0 1 1 0 1 1	
9	1 1 A S S S S S	
10	C ₂ 0 0 1 1 0 1 1	
11	1 1 A S S S S S	
12	C ₃ 0 0 1 1 0 1 1	
13	E 1 A S S S S S	
14	C ₄ 0 0 1 1 0 1 1	
15	E 1 A S S S S S	

Señalización de errores CRC-4: un bit E por cada submultitrama

	Time Slot 0	1
Frame 0	C ₁ 0 0 1 1 0 1 1	
1	0 1 A S S S S S	
2	C ₂ 0 0 1 1 0 1 1	
3	0 1 A S S S S S	
4	C ₃ 0 0 1 1 0 1 1	
5	1 1 A S S S S S	
6	C ₄ 0 0 1 1 0 1 1	
7	0 1 A S S S S S	
8	C ₁ 0 0 1 1 0 1 1	
9	1 1 A S S S S S	
10	C ₂ 0 0 1 1 0 1 1	
11	1 1 A S S S S S	
12	C ₃ 0 0 1 1 0 1 1	
13	E 1 A S S S S S	
14	C ₄ 0 0 1 1 0 1 1	
15	E 1 A S S S S S	

Bits de Supervisión (en el NFAS): a 1 para evitar la emulación de FAS en tramas alterna

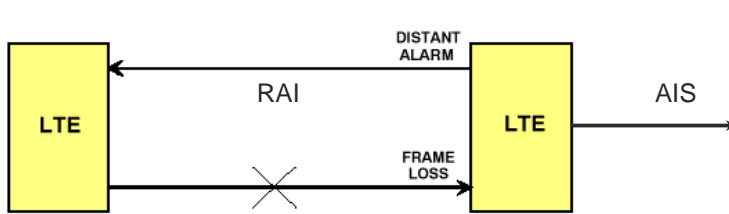
[NFAS]

Frame	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	C ₁	0	0	1	1	0	1	1								
1	0	1	A	S	S	S	S	S								
2	C ₂	0	0	1	1	0	1	1								
3	0	1	A	S	S	S	S	S								
4	C ₃	0	0	1	1	0	1	1								
5	1	1	A	S	S	S	S	S								
6	C ₄	0	0	1	1	0	1	1								
7	0	1	A	S	S	S	S	S								
8	C ₁	0	0	1	1	0	1	1								
9	1	1	A	S	S	S	S	S								
10	C ₂	0	0	1	1	0	1	1								
11	1	1	A	S	S	S	S	S								
12	C ₃	0	0	1	1	0	1	1								
13	E	1	A	S	S	S	S	S								
14	C ₄	0	0	1	1	0	1	1								
15	E	1	A	S	S	S	S	S								

Bit 3: A = Alarma. Se activa ("1") si se detecta:

- Fallo de alimentación
- Pérdida de señal
- Pérdida de alineación de trama
- BER > 10⁻³

Bits 4-8: S = Spare (Reserva). Pueden usarse para diversas aplicaciones a criterio del operador de telecomunicaciones. Si no se usan deben estar a "1"



RAI: Remote Alarm Indication (indicado con el bit A = 1)

AIS: Alarm Indication Signal. Rellena la información que no ha podido recuperar con 1s.

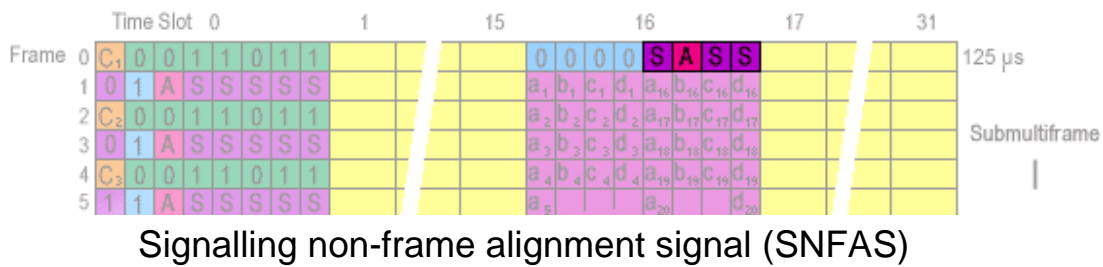
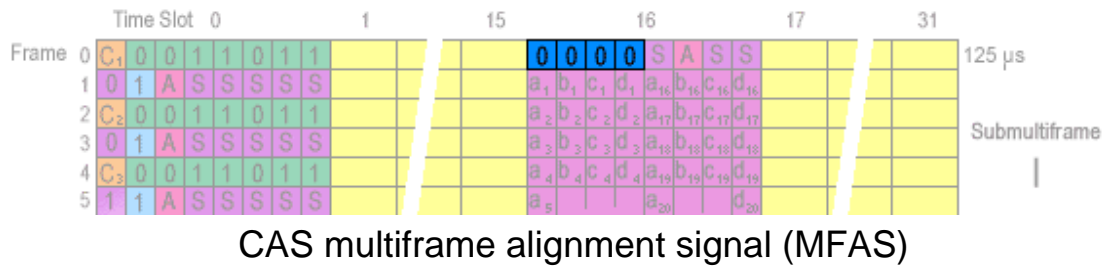
[Canales de señalización CAS]

Canal de señalización del time slot 1. (4 bits en una multitrama). La combinación 0000 no está permitida

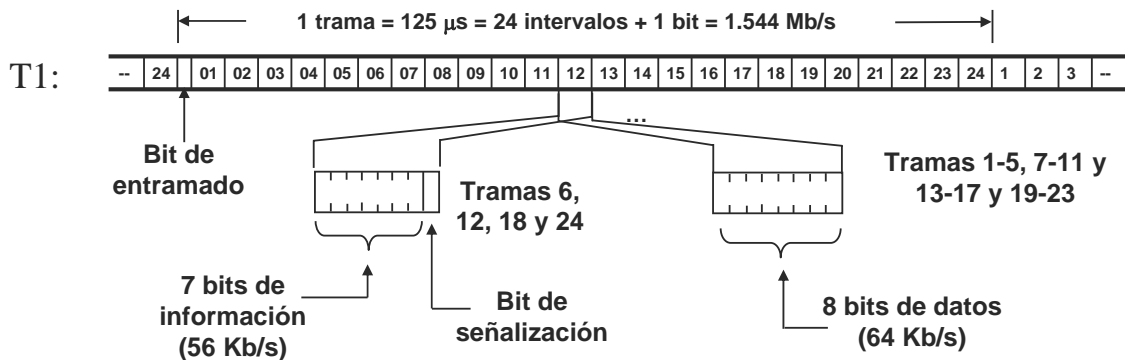
Frame	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	C ₁	0	0	1	1	0	1	1								
1	0	1	A	S	S	S	S	S								
2	C ₂	0	0	1	1	0	1	1								
3	0	1	A	S	S	S	S	S								
4	C ₃	0	0	1	1	0	1	1								
5	0	1	A	S	S	S	S	S								
6	C ₄	0	0	1	1	0	1	1								
7	0	1	A	S	S	S	S	S								
8	C ₁	0	0	1	1	0	1	1								
9	0	1	A	S	S	S	S	S								
10	C ₂	0	0	1	1	0	1	1								
11	0	1	A	S	S	S	S	S								
12	C ₃	0	0	1	1	0	1	1								
13	E	1	A	S	S	S	S	S								
14	C ₄	0	0	1	1	0	1	1								
15	E	1	A	S	S	S	S	S								

a ₁	b ₁	c ₁	d ₁	a ₁₆	b ₁₆	c ₁₆	d ₁₆
a ₂	b ₂	c ₂	d ₂	a ₁₇	b ₁₇	c ₁₇	d ₁₇

CAS multiframe alignment signal

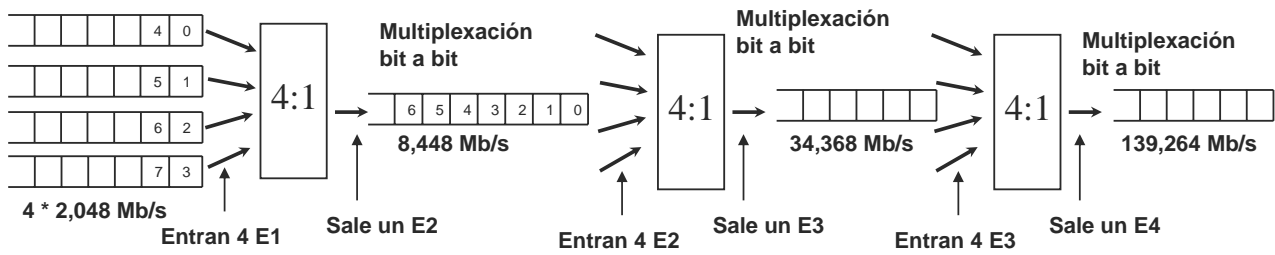


Trama T1: G-704

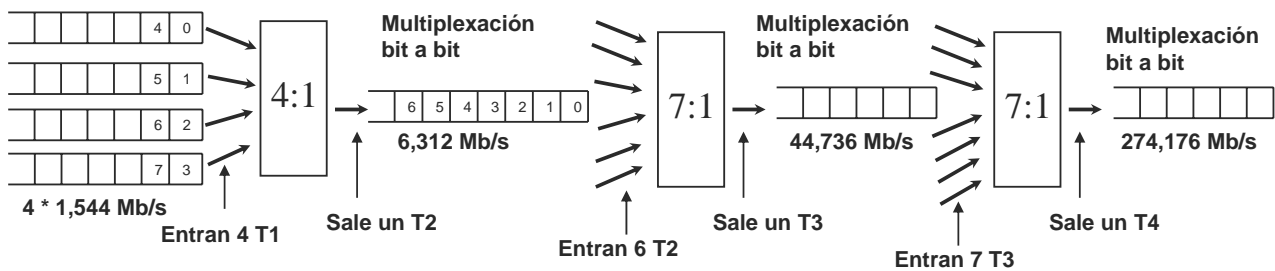


Señalización por canal asociado: Si se emplea este tipo de señalización, en la multitrama de 24 tramas T1s, los bytes contienen 8 bits para datos excepto **en las tramas 6, 12, 18 y 24, de la multitrama**, en las cuales los bytes contienen 7 bits de información y uno de señalización.

Multiplexación PDH



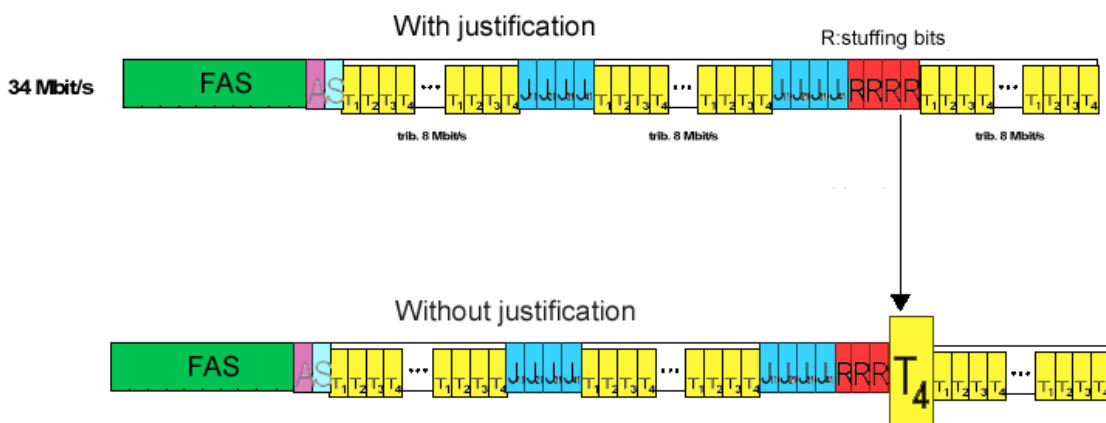
Sistema Europeo



Sistema Americano (ANSI)

Justificación

La denominación plesiócrono significa casi síncrono. Un sistema plesiócrono es aquel en el que el reloj de cada equipo opera de forma independiente y por tanto, aunque todos trabajen a la misma frecuencia nominal, pueden existir diferencias. Estas diferencias deben estar dentro de unos márgenes permitidos. La estructura de las tramas de nivel físico dispondrán de espacios en los que puede haber información o no, denominados bits de justificación.



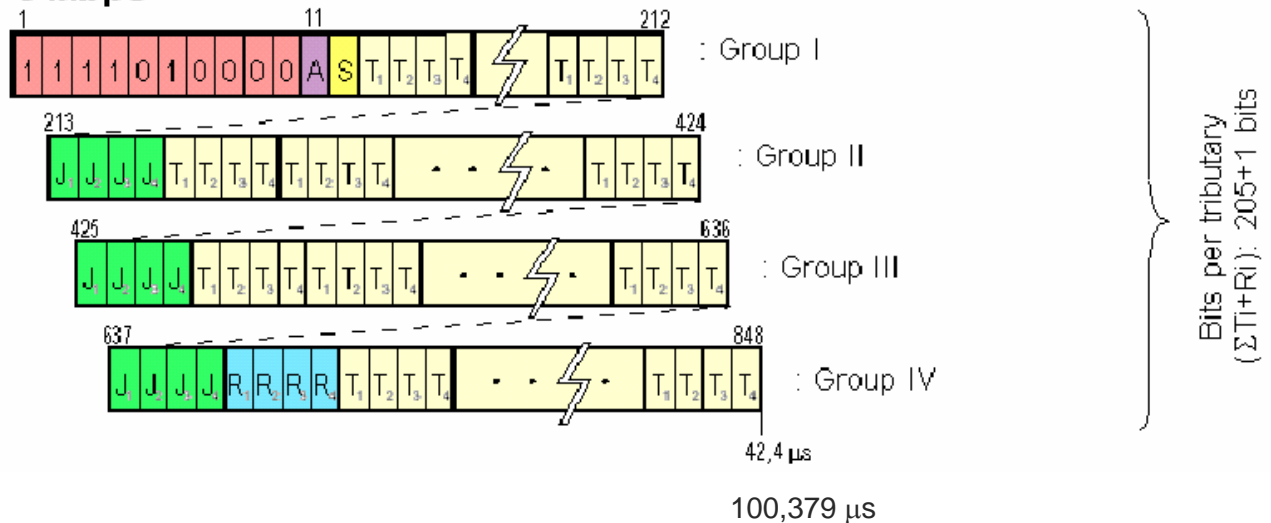
Trama de nivel 2 (E2) con justificación positiva: G- 742

Alineación de trama											T1	T2	T3	T4	...	T4						
1	1	1	1	0	1	0	0	0	0	A	N	200						
C1	C2	C3	C4									208					
C1	C2	C3	C4									208
C1	C2	C3	C4									S1	S2	S3	S4	208

- Multiplexa cuatro afluentes/tributarios de nivel 1 (4 E1) en una trama de 8.448 kb/s con justificación positiva se compone de **cuatro grupos** de 212 bits (longitud total de 848 bits) y una duración de 100,379 μ seg.
- El bit 11 (A) puede emplearse para transmisión de alarmas, mientras que el bit 12 (N) se reserva para uso nacional. (A = 1 \rightarrow "alarma")
- Afluentes **multiplexados bit a bit**.
- **bits de control de justificación** (C1, C2, C3, C4): C1 se refiere al afluente 1; C2, al afluente 2; C3, al afluente 3; C4, al afluente 4.
- **Bits de relleno**: 5 a 8 del cuarto grupo (S1 para el afluente 1; S2, afluente 2; S3, afluente 3; S4, afluente 4). Si los tres bits de control de justificación de un afluente son 111 significa que hay relleno. En el caso de que sean 000 significa que no hay relleno y el bit S correspondiente es informativo. Se decide en el receptor por mayoría.

Trama de nivel 2 (E2) con justificación positiva: G- 742

8 Mbps



- 1 ... 0 Frame Alignment Signal (Fas)
- S Spare Bits
- A Remote Alarm Indicator

- T₁ T₂ T₃ T₄ Tributary Bits
- J₁ J₂ J₃ J₄ Justification Control Bits
- R₁ R₂ R₃ R₄ Justification Opportunity Bits

[Trama de nivel 2 (E2) con justificación positiva/nula/negativa: G- 745]

Alineación de trama								T1	T2	T3	T4	...
1	0	1	1	1	0	0	0					256
C1	C2	C3	C4	B1	B2	B3	B4					256
C1	C2	C3	C4	L1	L2	L3	L4					256
C1	C2	C3	C4	-1	-2	-3	-4	+1	+2	+3	+4	252

- Multiplexa cuatro afluentes/tributarios de nivel 1 (4 E1). Se compone de cuatro grupos de bits de 264 bits uno (1056 bits en total).
- Palabra de alineación de trama (10111000).
- Afluentes multiplexados bit a bit.
- (C1, C2, C3, C4) bits de control de relleno.
- El relleno positivo se indica con la señal 111 transmitida en cada una de las dos tramas consecutivas, el relleno negativo con la señal 000 también en cada una de las dos tramas consecutivas y ningún relleno (relleno nulo) con la señal 111 en una trama seguida de la señal 000 en la trama siguiente.
- Los bits 5, 6, 7, 8 del cuarto grupo se emplean para el relleno negativo de los afluentes 1, 2, 3, 4, respectivamente, y los bits 9, 10, 11, 12 para el relleno positivo de los mismos afluentes.
- Bits B del segundo grupo: Bits de señalización
- Bits L del tercer grupo: Bits libres.

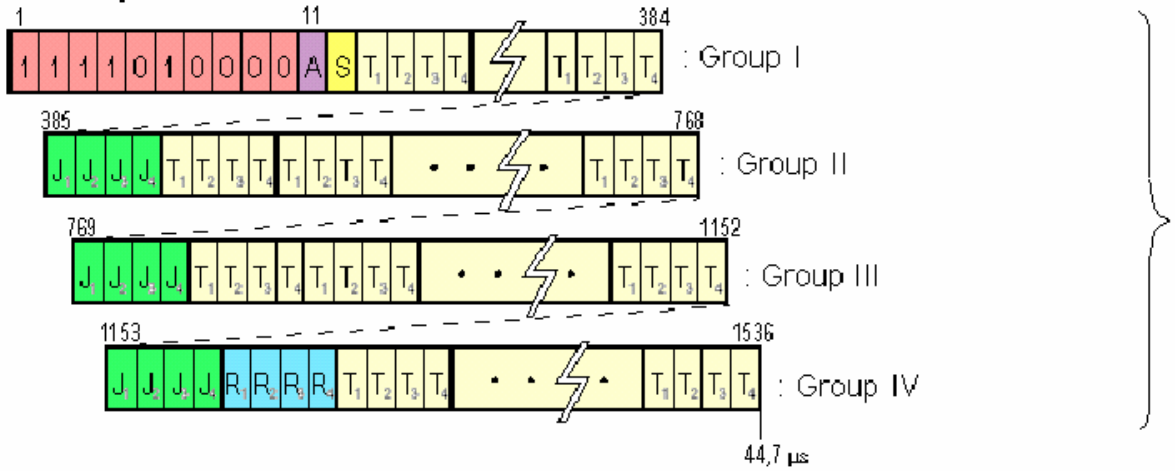
[Trama de Nivel 3 (E3) justificación positiva: G-751]

Alineación de trama										T1	T2	T3	T4	...	T4	
1	1	1	1	0	1	0	0	0	0	A	N					372
C1	C2	C3	C4													380
C1	C2	C3	C4													380
C1	C2	C3	C4	S1	S2	S3	S4									380

- La trama de nivel 3 (E3) admite cuatro afluentes de nivel 2 a 8448Kbit/s, multiplexándolos por entrelazado de bits.
- Tiene una longitud de 1536 bits y se transmite a 34.368 Kbit/s, lo que supone una duración de 44,700541 µseg.
- Estructura de trama similar a la del nivel 2 con justificación positiva.

Trama de Nivel 3 (E3) justificación positiva: G-751

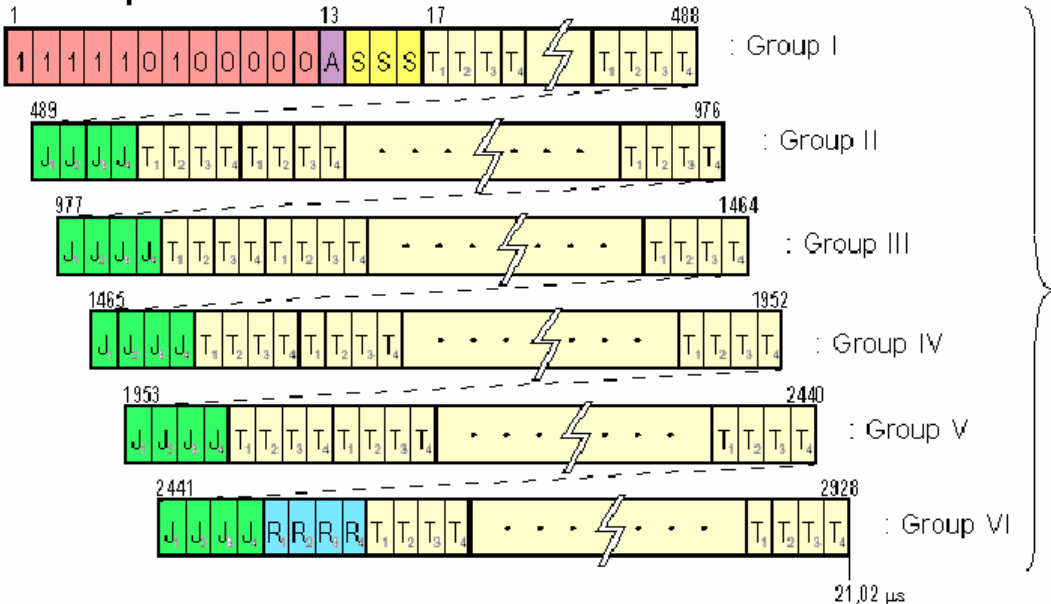
34 Mbps



- 1 ... 0 Frame Alignment Signal (Fas)
- T₁ T₂ T₃ T₄ Tributary Bits
- S Spare Bits
- J₁ J₂ J₃ J₄ Justification Control Bits
- A Remote Alarm Indicator
- R₁ R₂ R₃ R₄ Justification Opportunity Bits

Trama de Nivel 4 (E4) justificación positiva: G-751

140 Mbps



- 1 ... 0 Frame Alignment Signal (Fas)
- T₁ T₂ T₃ T₄ Tributary Bits
- S Spare Bits
- J₁ J₂ J₃ J₄ Justification Control Bits
- A Remote Alarm Indicator
- R₁ R₂ R₃ R₄ Justification Opportunity Bits

[Trama de Nivel 4 (E4) justificación positiva: G-751]

Admite cuatro afluentes de nivel 3 a 34.368 kbit/s multiplexándolos por entrelazado de bits y tiene una longitud de 2928 bits y una duración 21,024816 μseg, lo que significa una velocidad binaria de 139.264 kbit/s.

Se divide en 6 bloques de 488 bits cada uno, con una estructura similar a la de las tramas de niveles 2 y 3. La palabra de alineación de trama tiene una longitud de 12 bits.

El control de justificación dispone de 5 bits “C” por afluente. 11111=justificación positiva. Bit S de relleno. 00000=ausencia de justificación. Bit S informativo. Se acepta la decisión por mayoría en el extremo receptor.

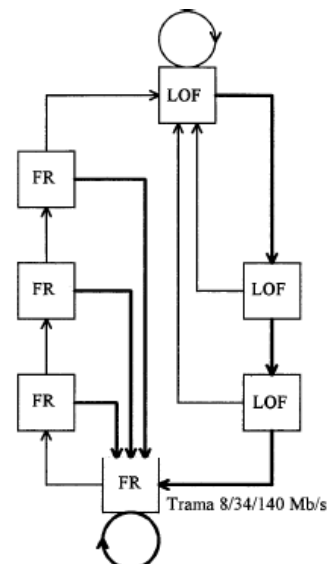
[Alineación de tramas]

Alineación de trama										T1	T2	T3	T4	...	T4	
1	1	1	1	0	1	0	0	0	0	A	N	.	.	.	200	
C1	C2	C3	C4													208
C1	C2	C3	C4													208
C1	C2	C3	C4	S1	S2	S3	S4								208	

Palabra de alineación de trama (bits 1 a 10 del primer grupo) → 1111010000. cuatro palabras consecutivas de alineación incorrectas → “pérdida de alineación de trama”. tres palabras consecutivas correctas → “recuperado el sincronismo”.

Proceso de alineación de tramas E2, E3 y E4

→ Lectura Correcta
 → Lectura Errada



[Ejercicios]

1. Para el E2 con justificación positiva (G-742) calcular:

- Capacidad a cada afluente con justificación
- Capacidad a cada afluente sin justificación
- ¿Cuántos bit de relleno por segundo hay que transmitir si un tributario se transmite a la tasa nominal (2048 Kbit/s)?

2. Para el E2 con justificación positiva/nula/negativa (G-745) calcular:

- Capacidad ofrecida con relleno nulo
- Capacidad máxima
- Capacidad mínima

[Ejercicios]

3. Para el E4 con justificación positiva (G-751) calcular:

- Frecuencia de trama y capacidad máxima y mínima ofrecida a cada afluente.
- Frecuencia de relleno por afluente para la velocidad nominal de afluente

Si se presentan 4 afluentes con velocidades:

- 34.367.900 bit/s
- 34.368.600 bit/s
- 34.368.400 bit/s
- 34.368.000 bit/s

Determinar para cada afluente:

- Si se cumplen las especificaciones con respecto a la tolerancia de velocidad permitida
- Número de tramas con relleno y sin relleno por segundo
- Frecuencia de relleno.

[Test]

- La Red Digital Integrada (RDI) consiste en
 - Bucle de abonado analógico, red de transporte analógico
 - Bucle de abonado analógico, red de transporte digital
 - Bucle de abonado digital, red de transporte analógico
 - Bucle de abonado digital, red de transporte digital
- La cuantificación uniforme causa
 - Una menor S/N en amplitudes altas y mayor S/N en amplitudes bajas
 - Una menor S/N en amplitudes bajas y mayor S/N en amplitudes altas
 - No afecta a S/N
- La ventaja de la codificación de línea NRZ es que
 - Permite la recuperación de reloj
 - No tiene componente continua
 - Ninguna de las anteriores, por eso no se emplea en PDH

39

[Test]

- Si en un enlace PDH se pierde la alineación de trama
 - Se envía una señal AIS al transmisor y una señal RAI al siguiente multiplexor
 - Se envía una señal RAI al transmisor y una señal AIS al siguiente multiplexor
 - Ninguna de las anteriores
- El sistema PDH es plesiócrono porque
 - Todos los equipos trabajan a la misma frecuencia de reloj
 - Puede tolerar ciertas fluctuaciones en la frecuencia de reloj de cada equipo
 - Los equipos transmiten sólo cuando tienen datos, a una tasa fija
- Las combinaciones de bits de las palabras de alineación de trama en PDH
 - No pueden darse nunca en los campos de datos de la trama, para que no se pierda el sincronismo
 - Pueden darse en los campos de datos, por eso los procedimientos de recuperación requieren la recepción de varias palabras consecutivas
 - Pueden darse en los campos de datos, por eso existe un algoritmo que genera palabras aleatoriamente en cada enlace PDH

40