



**UNIVERSIDAD POLITÉCNICA
DE CARTAGENA**

Departamento de Tecnologías de la
Información y Comunicaciones

**UNIVERSIDAD POLITÉCNICA DE CARTAGENA
TITULACIÓN: INGENIERO DE TELECOMUNICACIÓN
LABORATORIO DE COMUNICACIONES (3º CURSO)**

Examen final: 25 de Junio de 2005

Profesores: Alejandro Álvarez Melcón, Fernando Quesada Pereira, Pedro Vera Castejón

Puntuación: (10.0 puntos)

No se permite tener en la mesa ningún tipo de apuntes ni libros durante el examen. Deje su carné de estudiante o DNI en un lugar bien visible sobre la mesa. No olvide poner el nombre en todas las hojas. Tiempo 3 horas.

Problema 1: (3.5 puntos) Considerando el esquema adjunto, correspondiente a un modulador AM de 2 canales, tenemos que la señal portadora para el primer canal (parte superior de la figura) es de 200 KHz y amplitud 1 voltio, estando modulada en AM por un señal de 3 KHz y amplitud 1 voltio; por otro lado el segundo canal (parte inferior de la figura) tiene una señal portadora de 75 KHz y amplitud 1 voltio, modulada por una señal de 4 KHz y amplitud 1 voltio. La ecuación característica de los diodos tiene como expresión: $v_B(t) = a_0 + a_1 v_A(t) + a_2 v_A^2(t)$, siendo $a_0 = 0$ y $a_1 = a_2 = 1$.

1.1- Hallar que relaciones deben cumplir las resistencias R1, R2 y R3 para conseguir que la aportación de la señal moduladora sea un 80 % de la aportación debida a la señal portadora. (tanto para el canal 1 como para el canal 2). Las relaciones que se piden han de ser expresadas en función de 2 ecuaciones que relacionen las resistencias con las aportaciones.

1.2- A partir del paso del diodo en el canal 1, indicar la amplitud y frecuencia de los armónicos que aparecen. (Tened en cuenta que las señales generadas desde las fuentes sinusoidales tienen forma: $V = \text{sen}(2\pi f t)$).

1.3.- Filtrar la señal tras su paso por el diodo escogiendo los valores de R4, C1 y L1, para obtener la señal modulada en el canal 1, y obtener el índice de modulación. Asimismo considerando el mismo tipo de diodo que en el canal 1, filtrar la señal tras el paso del diodo en el canal 2 escogiendo los valores de R5, C2 y L2.

1.4.- Representar el diagrama de bloques del receptor que permitiría recuperar las señales moduladoras, explicando por qué motivo se ha escogido un tipo de receptor u otro.

Problema 2: (3.5 puntos) Partiendo de la figura adjunta contestar a las siguientes cuestiones:

2.1.- Analizando el circuito propuesto para un PLL, marcar qué puntos se corresponden con la entrada y salida de cada una de las etapas que componen un PLL:

- Detector
- Filtro
- VCO

2.2.- ¿Qué función tiene el conjunto formado por el transistor y el transformador?

2.3.- ¿Qué desfase deberá tener la señal generada por el VCO respecto a V_1 una vez conseguida la estabilidad, es decir una vez que se considere que ha “enganchado” a la señal de entrada V_1 ?

¿Por qué motivo?

2.4.- ¿Cuál es la función del diodo D_1 ?

2.5.- ¿Quiénes forman la señal de control de entrada al VCO? ¿Por qué se necesita más de una señal?

2.6.- ¿Qué elementos del circuito son los responsables de generar la frecuencia de oscilación en el VCO?

2.7.- Considerando que el circuito se ha adaptado correctamente al funcionamiento de un PLL, ¿qué prueba podríamos realizar para comprobarlo? (Tomar como referencia la fase de la señal de entrada)

Problema 3: (3.0 puntos) Dado el espejo de corriente de la figura adjunta, se pide:

3.1- Calcular el valor de la resistencia R1 para que el espejo fije una corriente de valor 1mA.

3.2- Calcular el valor de la resistencia R2 para obtener un valor de $V_{CE2} = 14$ voltios.

3.3- Calcular el valor de las corrientes de base sabiendo de la ganancia en corriente de cualquiera de los dos transistores es: $\beta = 100$.

3.4- Calcular la corriente de colector del transistor Q1. ¿Cuánto vale V_{CE1} en Q1?

3.5- Diseñar un generador de corriente equivalente al anterior pero en configuración seguidor de emisor.

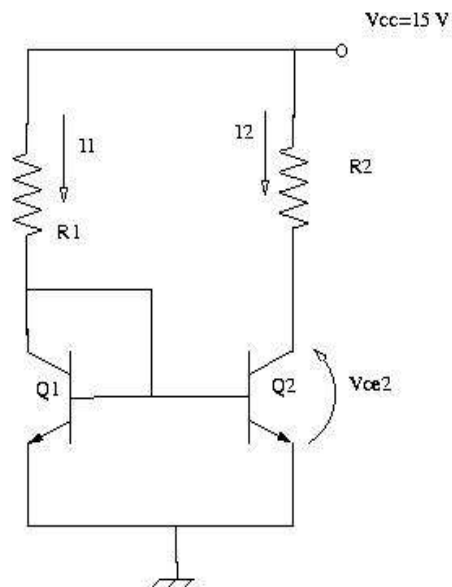


Figura Problema 1:

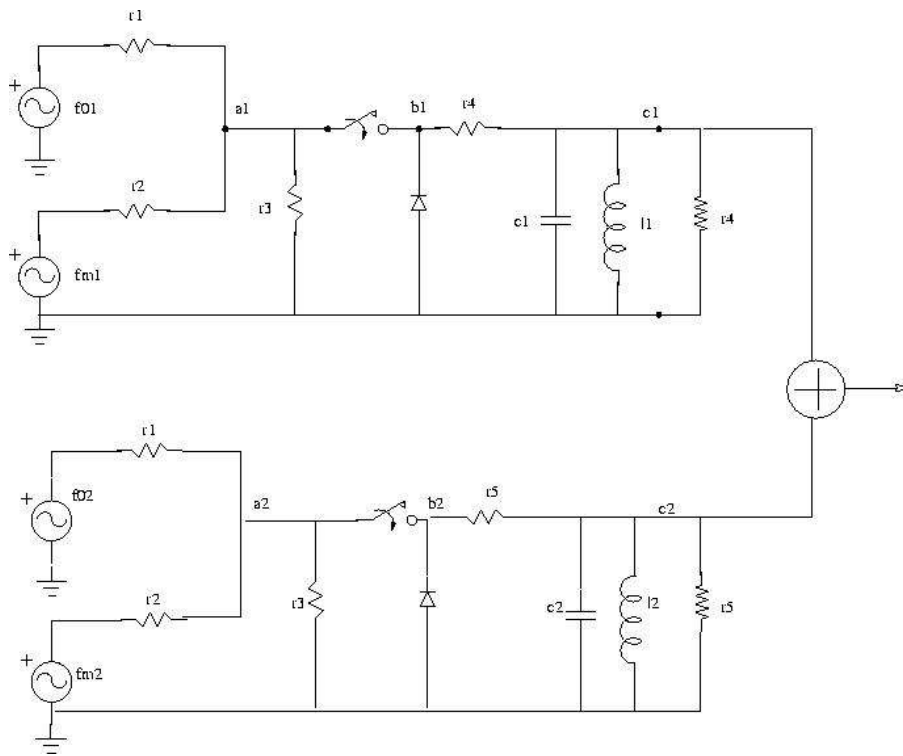


Figura Problema 2:

