

Una señal con tiempos de subida importantes generará un fenómeno conocido como “rebote de masa”. Mucha gente no conoce lo que es o sabe poco sobre este tema. Es un fenómeno que sucede dentro del Circuito Integrado y es una fuente de ruido para el sistema, por eso no es un tema muy conocido para la gente ajena a la industria de los semiconductores.

Puede que piense que, al pertenecer al interior del C.I. poco puede hacer, pero es conveniente que sepa de los efectos que tendrá sobre su diseño y como manejar/controlar este fenómeno.

La figura 1 muestra un circuito esquemático muy elemental. La salida pasa a alto cuando Q_2 está en corte y Q_1 pasa a saturación. De la misma manera, la salida pasa a nivel bajo cuando Q_1 se desactiva y Q_2 se activa. Cuando la señal pasa de alto a bajo, Q_2 ofrece un camino para que la corriente circule de la salida a masa. La corriente que circulará dependerá de muchos factores, así como de los dispositivos o cargas que se conecten a la salida. Por lo general, las cargas tienden a ser capacitivas, por ello, el pico de corriente inicial no es despreciable. La tensión de salida V_{OUT} se mide entre el pin de salida del dispositivo y la referencia B (Ref. B), la cual es masa. De la misma forma, cuando la salida pasa a alto, Q_2 se apaga y Q_1 se enciende. V_{OUT} pasa a V_{CC} (Ref. A) menos la caída de tensión en Q_1 .

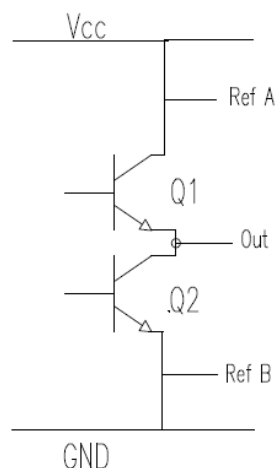


Figura 1. Típico circuito de salida

Actualmente, la Ref. A no es V_{CC} y Ref. B no es masa. Ref. A es el punto de tensión positiva del chip y Ref. B es la masa del chip. La figura 2 muestra la existencia de una pequeña inductancia, debido al pequeño trozo de cable entre el chip, el pin del c.i. y la soldadura del pin a la masa real. Esta inductancia es muy pequeña, pero no despreciable.

Considere el momento en el que Q_2 pasa a ON y Q_1 a OFF. Un pico de corriente pasará de la salida, a través de Q_2 , hacia masa. Esta corriente pasará por la inductancia de las patillas del c.i. La tensión en la inductancia ($V_{Ref. B}$) está directamente relacionada con el cambio de la corriente ($V = L * di/dt$). Por otro lado, di/dt está relacionada con el tiempo de subida y/o bajada de la señal. Para tiempos de subida/bajada rápidos, que implica un bajo valor de dt , hacen crecer el cociente di/dt (Cambio de la corriente por unidad de tiempo) y mayor será la tensión que se inducirá en la bobina.

Como Q_2 está en ON, y la tensión de salida comienza a disminuir, la tensión entre la salida y Ref. B. también lo hace. Pero, la tensión de Ref. B con respecto a masa sube, debido al pico de corriente a través de la inductancia. Por ello, V_{OUT} no cae durante todo el cable hasta masa, ya que, *rebota* con respecto a masa por la existencia de la inductancia. A esto se llama **rebote de masa**.

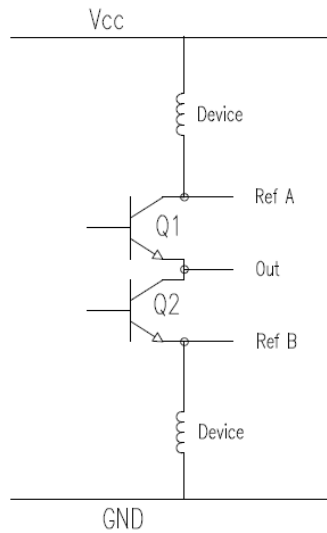


Figura 2. Efectos inductivos debidos a las patillas

Si un dispositivo, con una corriente descendente, que espera encontrarse con una referencia a masa, encuentra cierto nivel de tensión ente $V_{OUT}/\text{Ref. B}$ y el rebote de masa, tardará más en disminuir/anular su valor de corriente de lo esperado. Por este motivo el *rebote de masa* no es bueno.

Supongamos ahora que Q_2 pasa a OFF y Q_1 a ON. La corriente pasará de V_{CC} a la salida, a través de Q_1 . ¿Cuánto depende esto de las cargas?. La corriente circulará a través de Q_2 hasta masa, pero se encontrará una tensión negativa (debido a la tensión inducida en la bobina). Sin embargo, la caída de tensión de la carga está esperando un valor de tensión diferente del encontrado, pudiendo verse afectado por las tensiones (inducidas en la bobina) entre la Ref. A y V_{CC} . Esto también es *rebote de masa*.

Todas las tensiones volverán a los valores especificados, referidos a V_{CC} y masa, después de que la corriente desaparezca y alcance sus valores *normales* (P. Ej.: cuando di/dt pase a cero).

Obviamente, los c.i. están diseñados para operar correctamente en este entorno. El circuito de entrada del chip reconoce una entrada lógica alta por debajo del máximo valor especificado, y reconoce un estado lógico bajo por encima del mínimo valor especificado. En los c.i. esta capacidad se conoce como margen de ruido del dispositivo. No se tratará aquí el asunto de con cuánto nivel de ruido contribuye la inductancia de los pines del c.i.

Nos podríamos preguntar ¿Debería un diseñador ser consciente de estas inductancias?. La respuesta es NO. No son suficientemente importantes como para causar problemas en un entorno de trabajo normal (al menos si el c.i. ha sido desarrollado conforme a sus especificaciones y cuidadosamente tratado en su proceso de fabricación) y, en cualquier caso, no existe ningún tipo de control por nuestra parte sobre la fabricación. Lo que necesitamos saber sobre estas inductancias adicionales entre masa o V_{CC} , cómo pueden añadir ruido a los circuitos hasta que se supere el margen de ruido de los mismos y dejen de funcionar, o puedan incrementar el ruido del circuito hasta que se muestre el fenómeno de *rebote de masa*, etc. Lea la segunda parte de este artículo...



La situación del típico circuito de entrada (Figura 1 del artículo anterior) puede cambiar a peor, aunque esto no tiene por qué suceder. Los pines de VCC y masa del encapsulado del c.i. no son realmente VCC y masa del circuito, ya que estos están regulados por la fuente de alimentación del sistema. Cuando los transistores pasan a ON u OFF, no sólo están los pines del encapsulado del c.i. para afectar, con sus inductancias, con el fenómeno del *rebote de masa*, también están las pistas desde estos pines hasta los planos de alimentación y masa del PCB (de un PCB de cuatro capas o no), ya que éstas son las verdaderas referencias de VCC y masa de la fuente de alimentación.

Un plano de masa (o VCC) tiene tanto componentes inductivos como resistivos ente los pines del c.i. y la masa de la fuente de alimentación. Por ello, es más representativa la situación mostrada en la figura 2.

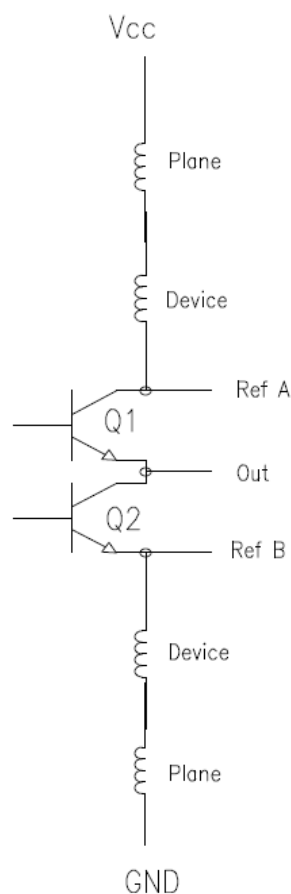


Figura 2. Inductancia adicional de los planos de masa y VCC

Si ahora Q2 pasa a ON y la salida (OUT) pasa a nivel bajo, la corriente di/dt circulará, tanto a través de los pines del c.i. como de las pistas del PCB hasta llegar al plano de masa y VCC. Si unimos la tensión inducida en la inductancia debido a los pines del c.i., más la caída de tensión debida a las pistas del PCB hasta los planos de masa, ahora estaríamos hablando de un *rebote* que podría ser destructivo para el dispositivo.

Ante esta situación, qué deberían hacer los diseñadores y nosotros. Nosotros deberíamos utilizar grandes planos de Cobre, con tan pocos cortes y agujeros como sean posibles. Pero, incluso así, para muchos circuitos de alta velocidad, esta inductancia sería intolerable. Lo mejor sería utilizar condensadores de bypass.

El propósito de utilizar condensadores de bypass es ofrecer algo que se muestre como una tensión constante ente V_{CC} y masa frente a los pines del encapsulado del c.i., sólo durante el período de tiempo hasta que el efecto de la inductancia de los planos de masa y V_{CC} desaparezca. La figura 3 muestra este hecho.

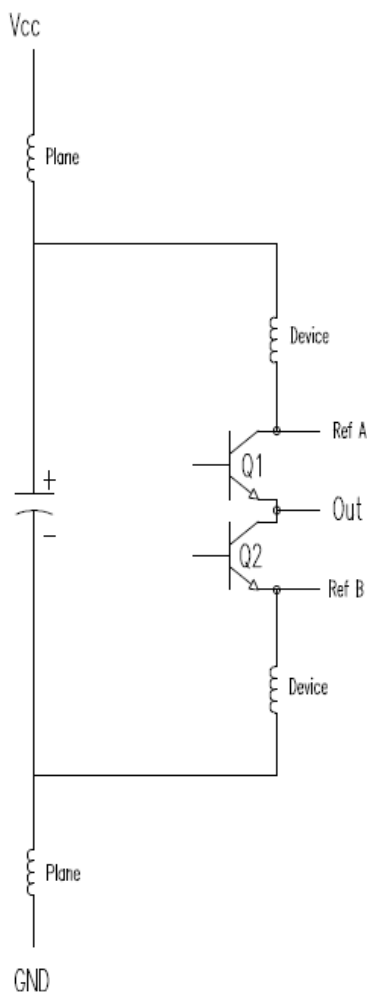


Figura 3. Colocación de condensadores de Bypass para un almacenamiento de carga local

Con una buena elección de los condensadores de bypass y una buena situación en el PCB de los mismos, la corriente transitoria cuando el dispositivo cambie de estado, no tendrá que fluir ni hacia ni desde la fuente de alimentación a cualquier lugar de la placa de circuito impreso, simplemente circularán hacia y desde el condensador de bypass.

Pero, existe una cosa más, las patillas y pistas asociadas a la conexión del condensador de bypass también tendrá una inductancia asociada, figura 4.

El condensador de bypass mejora notablemente los problemas de ruido introducido por los planes de V_{CC} y masa, pero introduce sus propias fuentes de ruido. Si ahora Q_2 se activase, V_{OUT} valdrá el valor especificado y referenciado a la masa del chip, además de la tensión *rebotada* asociada al pin del chip y de la tensión inducida por las patillas del condensador de bypass.

Esto es así porque tendremos mucho cuidado de colocar el condensador de bypass tan cerca como sea posible del chip y con pistas tan anchas como sea posible, etc., para minimizar esta inductancia añadida.

Existe alguna discrepancia en la industria sobre un aspecto de la colocación de los condensadores de bypass. (a) El condensador de bypass debe colocarse tan cerca como sea posible del pin de masa del chip, disminuyendo la inductancia respecto a masa, pero aumentándola respecto a V_{CC} . (b) El condensador de bypass debe colocarse tan cerca como sea posible del pin de V_{CC} del chip, disminuyendo la inductancia respecto a V_{CC} , pero aumentándola respecto a masa. (c) El condensador de bypass debe colocarse entre los pines de V_{CC} y masa y con igual longitud de pistas hacia ellos.

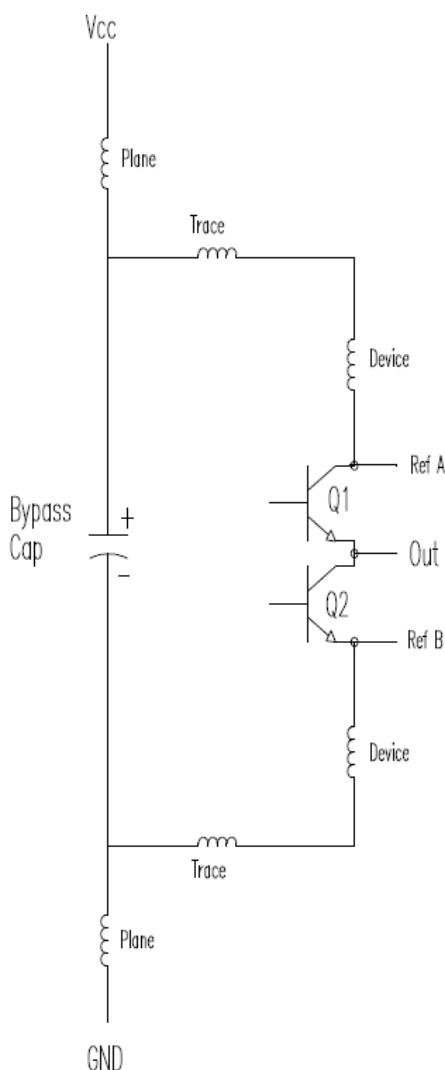


Figura 4. Las patillas y pistas de conexión del condensador de Bypass añaden inductancia al circuito

La mayoría de los ingenieros, instintivamente, piensan que (a) es la opción correcta. En el *Motorola FACT Book*, y algún que otro diseñador de PCB's opina que la opción (b) es la correcta. He preguntado en muchos foros, e incluso a Motorola sobre este apartado, y nadie está absolutamente seguro o puede certificar una opción sobre otra.

En circuitos TTL, GTL y ECL tradicionales, las señales están referenciadas a masa. Por ello, se ven más afectadas por el ruido sobre masa que por el ruido sobre V_{CC} . Para conseguirlo, debería mantener la masa tan *limpia* como sea posible y localizar el condensador de bypass tan cerca como sea posible de los terminales de masa del c.i.

En otros circuitos, como los MOS y CMOS, la conmutación se produce *rail-to-rail* y se ven afectados tanto por rebotes de masa como rebotes de V_{CC} . En este caso, el condensador de bypass se debe colocar a igual distancia de los pines de V_{CC} y masa del c.i.

Y el mejor diseño práctico es unir las patillas del condensador de bypass a los planos de V_{CC} y masa y situar las pistas (fuera de los planos) desde los pines del c.i. al condensador tan cortas y anchas como sean posibles, para minimizar su inductancia. Manteniendo estas pistas alejadas de los planos de V_{CC} y masa, aislándolas de cualquier otro ruido que piense que pueda existir sobre los planos de masa u otras partes del circuito.



Application Note 640 (AN-640), Junio 1.989, revisado Febrero 2.003.

Understanding and Minimizing Ground Bounce

Fairchild Semiconductor (www.fairchilsemi.com)

Como diseñador de sistemas, cuando empecé a aumentar las velocidades de trabajo de las familias lógicas para mejorar sus prestaciones, empezaron a aparecer problemas de ruido que con las anteriores tecnologías no sucedían. Esta nota de aplicación comenta el tema del rebote de masa con respecto a las familias lógicas de alta velocidad CMOS y ofrece un conjunto de simples guías de diseño para eliminar los problemas de los sistemas donde aparece este fenómeno.

El rebote de masa ha sido un quebradero de cabeza de algunos diseñadores de sistemas desde hace años. Este fenómeno se puede encontrar en la mayoría de las familias lógicas bipolares y CMOS. Sin embargo, el problema del rebote de masa hace poco que ha empezado a estar de moda. Las nuevas familias CMOS producen cambios en las salidas mucho más rápidamente si las comparamos con las avanzadas bipolares. Las salidas CMOS trabajan rail-to-rail, mientras que las avanzadas bipolares tienen un margen de variación de 3V. Estos cambios, junto con las mayores variaciones de tensión que se producen en los dispositivos CMOS avanzados, tienden a generar mayor ruido de *rebote de masa* que con dispositivos bipolares.

En 1.982, Fairchild Semiconductor, empezó a desarrollar FACT (Fairchild Advanced CMOS Technology), incorporando los más de tres años de conocimiento adquirido con la tecnología FAST (Fairchild Advanced Schottky TTL) con el problema de las masas. Como resultado, Fairchild, fue capaz de recoger este conocimiento adquirido con la alta velocidad de trabajo de las familias lógicas tradicionales. En el mundo bipolar, se debía conseguir un ajuste entre velocidad y consumo, en el mundo CMOS, el ajuste es velocidad-facilidad de uso. En la familia FACT el objetivo era conseguir una solución óptima, permitiendo mayores prestaciones de los sistemas mientras se minimizaban los problemas de diseño de sistemas. Con la utilización de la familia FACT, se requiere más atención al diseño de circuitos y el Layout del PCB que con las tecnologías tradicionales, más lentas. La ventaja del resultado, bajo consumo y alta prestaciones, se muestran en las siguientes consideraciones.

Definiendo *Rebote de Masa*

Al disminuir los tiempos de subida (o bajada) y aumentar la capacidad de manejar cargas en las familias lógicas avanzadas, los efectos intrínsecos de estas características eléctricas, empezaron a ser más importantes. Una de estas características eléctricas intrínsecas es la inductancia encontrada en todos los materiales (encapsulados, PCB's, etc.).

La figura 1a muestra un modelo simple de circuito CMOS con una carga de test estándar. La bobina L1 representa la inductancia intrínseca del pin de masa del encapsulado; la bobina L2 la inductancia intrínseca del pin de V_{CC} del encapsulado; la bobina L3 la inductancia intrínseca del pin de salida del encapsulado; la resistencia R1 representa la impedancia de salida del dispositivo y el condensador C_L y la resistencia R_L representan la carga estándar de salida del dispositivo.

Las tres formas de onda de la figura 1b, c y d, representan cómo se genera el *rebote de masa*. La primera forma de onda muestra la tensión (V) en la carga al pasar de HIGH a LOW. La pendiente de caída de la salida es dependiente de las características del transistor de salida, de las bobinas L1 y L3, y C_L, el condensador de la carga capacitiva.

La segunda forma de onda, muestra la corriente que genera el condensador en su proceso de descarga [$I = -C_L \cdot dV/dt$]. La tercera forma de onda muestra la tensión que se induce en la inductancia del pin de masa del c.i., debido a la modificación del valor de las corrientes [$V_{GB} = L \cdot (dI/dt)$].

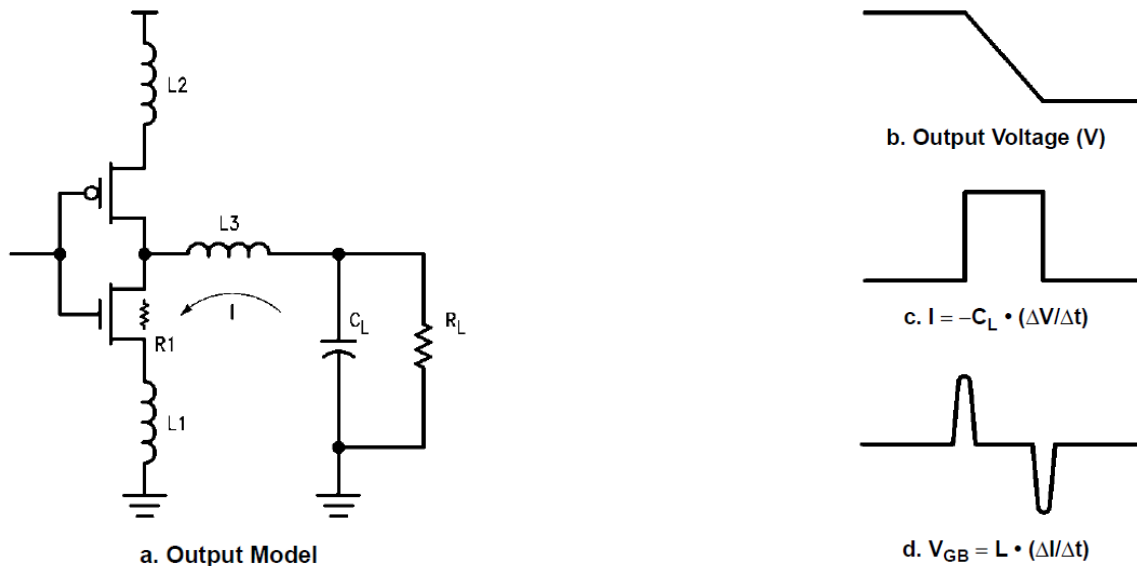


Figura 1. Modelo de circuito para el rebote de masa

Aunque estos diagramas y figuras son útiles en la explicación del origen del rebote de masa, no hay que olvidar que son ideales y teóricos. Existen muchos efectos de segundo y tercer orden que se deberían considerar para un análisis teórico completo. Si consideráramos estos efectos, piense lo complejas que serían las ecuaciones diferenciales de segundo y tercer orden para resolverlas. El propósito de esta publicación es revelar una comprensión fundamental del rebote de masa y suministrar unas guías útiles de diseño. Por ello, dejaremos estas largas y complejas discusiones teóricas tanto como sea posible.

Para el caso de que la salida cambie de HIGH a LOW, la corriente deberá circular permitiendo la descarga del condensador de carga, C_L . Debido a la circulación de esta corriente, se provocará una tensión en las inductancias del circuito. La fórmula para la tensión generada en una inductancia tiene como valor $[V = L \cdot (dI/dt)]$. Esta tensión inducida creará lo que se conoce como *rebote de masa*. Como la bobina está entre la masa externa del sistema y la masa interna del dispositivo, la tensión inducida es la causa de que la masa interna tenga un potencial diferente de la masa externa. Este desplazamiento de potencial provoca que las entradas y salidas del dispositivo se comporten de manera diferente a como se esperaba porque están referidas a la masa interna del dispositivo, mientras los dispositivos, los cuales están recibiendo señales o enviando señales a sus salidas están referenciados a la masa externa del sistema. Fuera del dispositivo, el rebote de masa causa desplazamientos de los umbrales de entrada y cambios en los niveles de salida. Esta situación es muy similar a lo que la tensión provocaba entre las *redes de masa* de los grandes sistemas digitales.

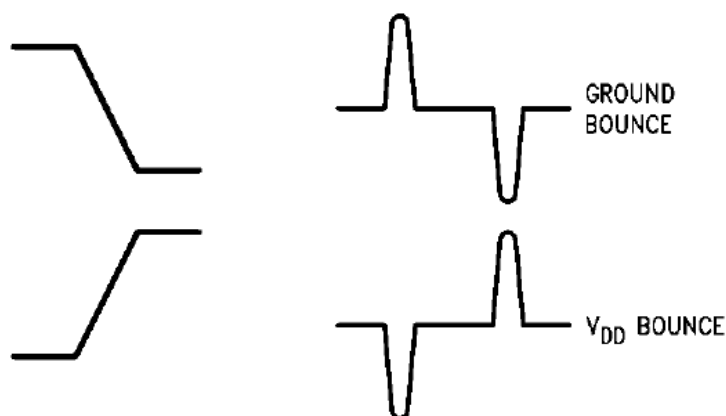
Otras causas del *Rebote de Masa*

Aunque esta discusión está centrada en el paso de la salida de HIGH a LOW, igualmente sucede en la transición de la salida de LOW a HIGH. Este *rebote de masa* está generado por los transistores de salida de los dispositivos lógicos y sus grandes capacidades de salida (de las puertas lógicas). Estas capacidades son mayores que las generadas durante el funcionamiento (como interruptores), donde más corriente se genera en durante el tiempo de *switch*. Las etapas de salida de los buffers de los dispositivos CMOS son Inversores; por eso, sus entradas pasan de HIGH a LOW cuando sus salidas pasan de LOW a HIGH. Esta corriente asociada con la conmutación de estas entradas hacia los transistores de salida, es la que genera el *rebote de masa* cuando la salida conmuta de LOW a HIGH. Este *rebote de masa* de LOW a HIGH tiene menor amplitud y por ello no es tan importante.

Deberíamos tener en cuenta que, en esta discusión, también se puede extrapolar a los *rebotes de masa* el efecto opuesto, es decir el rebote de V_{DD} . El rebote de V_{DD} es inverso al *rebote de masa*. Como se podría esperar, la existencia de uno implica la existencia del otro. El potencial interno de V_{DD} colapsará hacia masa al comienzo de la transición LOW a HIGH y luego rebotará sobre el potencial externo de V_{DD} al final de la transición.

Además, el rebote de V_{DD} se genera durante la transición HIGH a LOW por la misma razón que el rebote de masa sucede en la transición de LOW a HIGH.

No se discutirá aquí el rebote de V_{DD} , ya que tiene un efecto paralelo al producido en el *rebote de masa*, y los problemas del sistema frente a los rebotes de V_{DD} son típicamente menores que los *rebotes de masa*. Esto se debe a que el margen de ruido a nivel alto de las entradas TTL es mayor que el margen de ruido a nivel bajo. Para puertas CMOS que activen TTL, el margen de ruido a nivel alto alcanza los 3.5V, y para CMOS que activen CMOS, el margen de ruido a nivel alto llega a 2.5V. En cualquiera de los casos, el margen de ruido de entrada alta es de 3 a 5 veces mayor que cualquier rebote que se produzca por el efecto sobre V_{DD} .



- V_{DD} bounce (droop) is the voltage drop across the package
- Inductance (to V_{DD}) is caused by charging load capacitances
- V_{DD} bounce is less of a concern than ground bounce because TTL-level inputs have greater high noise immunity

Figura 2. Rebote de masa y rebote de V_{DD}

Factores que contribuyen al *Rebote de Masa*

Mientras los diagramas de circuitos mostrados anteriormente son útiles para explicar los orígenes del *rebote de masa*, son demasiado ideales para utilizarles en su modelización. En el mundo real existen muchas otras variables que afectan a la forma y valor de la tensión inducida. Para desarrollar un modelo preciso y fiel, la resistencia se debe sustituir por un modelo actual de transistor. Además, se debe tener en cuenta el tiempo en ON y OFF del transistor. Incluyendo estas variables, junto a otras, el resultado podría un complejo sistema de ecuaciones diferenciales casi imposibles de resolver, excepto con programas de ordenador especializados. Como el rebote de masa es un problema difícil de plantear, se utilizan datos empíricos para comprender mejor el *rebote de masa* y sus efectos.

Existen diferentes factores que afectan al *rebote de masa*: El número de salidas conmutadas simultáneamente; la localización del pin de salida; La localización y el tipo de salida conectada; la tensión V_{DD} ; la tecnología del dispositivo; y las inductancias de salida y masa. Cada uno de estos factores juega un papel crítico en la generación de los *rebotes de masa*.

Placa de demostración del *Rebote de Masa*

Para evaluar prácticamente el rebote de masa, Fairchild construyó una placa de doble cara con diferentes dispositivos que generaban cambios de estado de los datos, contadores, flip-flops, etc. Figura 3.

Se realizaron cambios tanto en la cargabilidad de las salidas, fuente de alimentación, punto de colocación de la carga, etc. Y se llegaron a una serie de resultados que se comentan seguidamente.

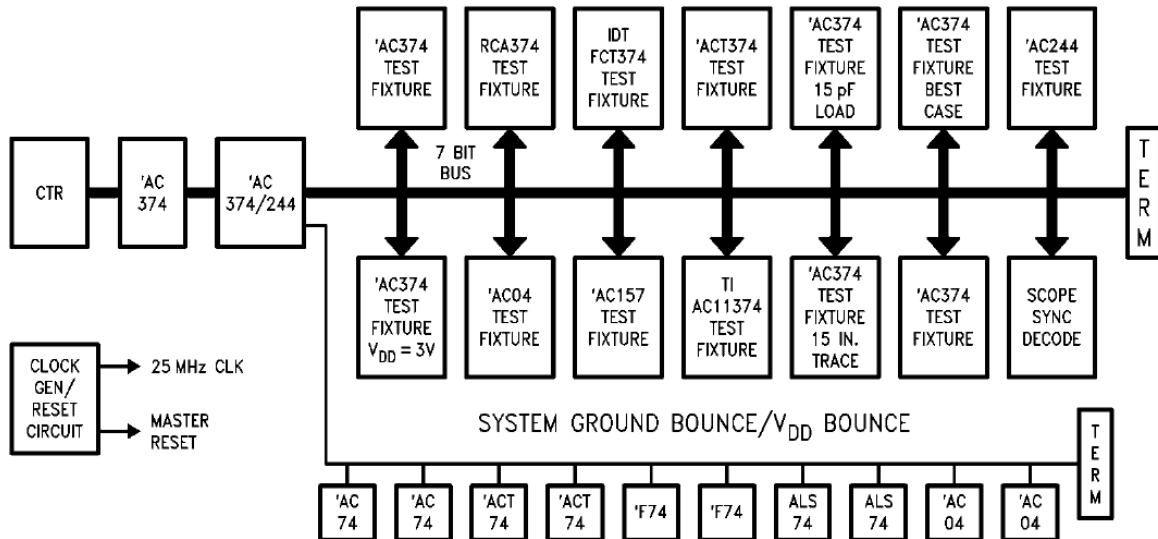


Figura 3. Diagrama de bloques de la placa de demostración del Rebote de masa

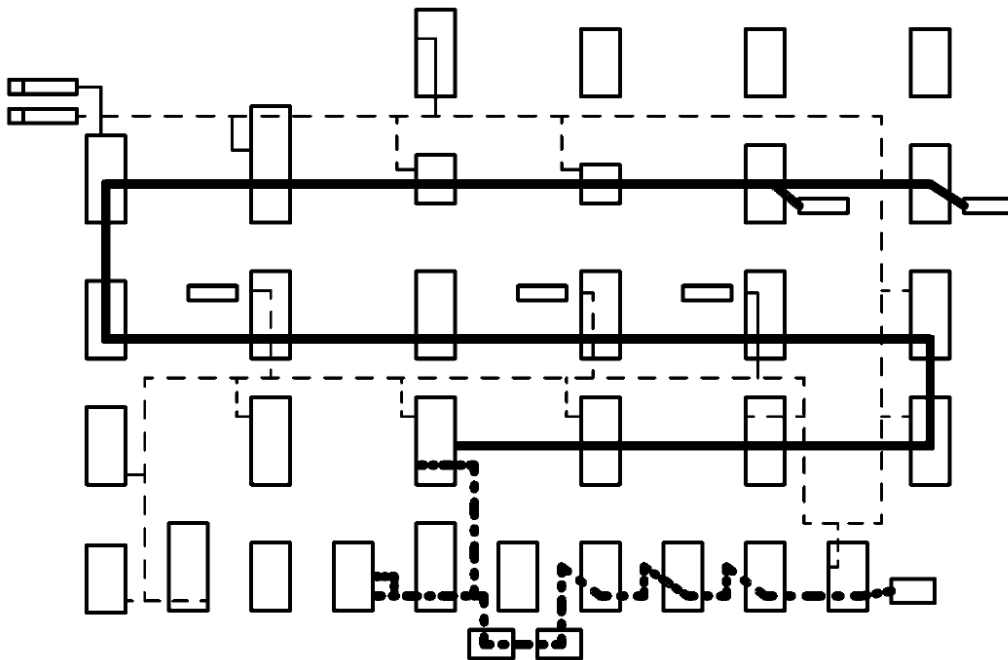


Figura 4. Caminos críticos para las señales

Inductancia de las patillas

El impacto de la inductancia de masa sobre el rebote de masa parece obvio. Para un valor dado de di/dt , a mayor inductancia, mayor rebote de masa. Sin embargo, no está tan claro que una reducción de la inductancia de masa implique directamente una disminución del rebote de masa.

Por qué este hecho, pues porque el rebote de masa tiende a limitar la cantidad de corriente de c.a. en las salidas CMOS y la reducción de la tensión inducida en la impedancia de salida, y con ello, la corriente que circulará. Cuando la inductancia de las patillas de masa se reduce, sucede un incremento de la velocidad de subida de la señal. Esto es así porque, al reducir la inductancia de masa de las patillas, tenemos un incremento de la corriente de c.a. Este mayor incremento de di/dt tiende a reducir cualquier mejora que la reducción de la inductancia de masa haya producido.

Fairchild testeó la tecnología FACT para ver el efecto de la inductancia de masa en los rebotes de masa, con varios tipos de encapsulado, desde el DIP normal hasta la conexión directa al centro del pin de las patillas. Los resultados arrojaron un 10-15% menos de *rebote de masa* si se soldaban los pines de V_{DD} y masa a los centros de los pines, que si se hacía con un *encapsulado normal*. Además, con la disminución del rebote de masa, se consiguió aumentar la velocidad de subida de la señales y reducir el tiempo de propagación.

Otros encapsulados

La inductancia en las patillas de masa no sólo es la inductancia del encapsulado, ya que, todos los pines tienen asociado una inductancia. Las inductancias de las salidas contribuyen al *rebote de masa*, en especial, con cualquier efecto de oscilación. Si se reduce sólo la inductancia de masa o sólo de V_{DD} no se consiguen buenos resultados, tenemos que reducir ambos a la vez, masa y V_{DD} .

La figura 5 muestra los comportamientos a efectos del rebote de masa de algunos encapsulados. Como se observa, el tipo de encapsulado (la longitud de las patillas) afecta de manera importante al *rebote de masa*, ente un CDIP y un LCC puede existir una disminución de la inductancia de las patillas de masa de un orden de magnitud (20nH frente a 2nH), incluso así, la diferencia en el *rebote de masa* es menor del 35%.

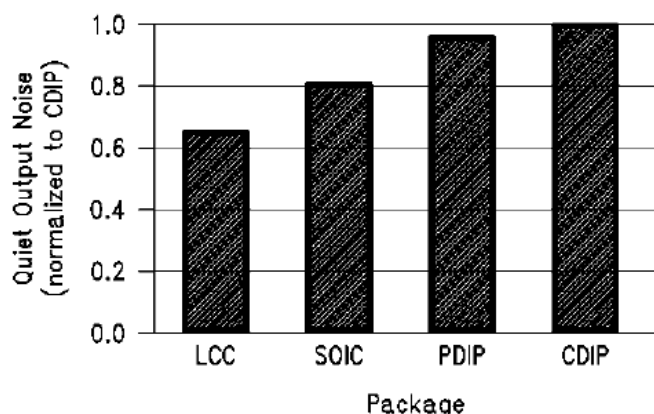


Figura 5. Ruido vs tipos de encapsulado

Reducir la inductancia de las patillas de masa no es la solución a los problemas de los *rebotes de masa*. Además de los *rebotes de masa*, con la complicación para su reducción, existen otros problemas que pueden aparecer, como el incremento del *Crosstalk*. Por tanto, lo mejor para conseguir una solución óptima es: utilizar pequeños encapsulados (SOIC, LCC, PLCC...), reducir el *rebote de masa*

tanto sobre la masa como sobre V_{DD} y que las longitudes de los condensadores a V_{DD} y a masa sean idénticos.

Localización de los pines de salida

La localización de los pines de salida respecto de la masa del encapsulado también afecta a la magnitud del *rebote de masa*. Los test realizados mostraron que las salidas localizadas más cerca del pin de masa del encapsulado mostraron un 30%-50% menos de ruido que los pines que estaban más alejados.

Efectos de la tensión de la fuente de alimentación

El valor de V_{DD} también afecta a la magnitud del rebote de masa. Reduciendo el valor de la tensión de alimentación, se reducirá la corriente que se pueda suministrar, y esto reducirá el *rebote de masa*, como se mencionó anteriormente.

Ruido de salida estático (que no cambia de valor)

El ruido de salida *quieto* o estático normalmente es un síntoma del rebote de masa y es la primera muestra de la existencia de *rebote de masa* para los diseñadores. Esto sucede en el estado LOW de la salida y, la salida tenderá a seguir la masa interna. Si existe un desplazamiento entre las masas interna y externa, aparecerá un ruido fijo a la salida. Este ruido puede tener un rango que haga fallar el funcionamiento del sistema. También es posible que el *sistema reaccione*. Esta reacción puede tener diversos efectos y comportamientos, depende del funcionamiento asíncrono o no del dispositivo, la frecuencia de salida, los glitches de salida, etc.

Existen multitud de factores que afectan a la amplitud del rebote de masa, entre ellos:

- **Número de salidas conmutando simultáneamente.** Cuanto más salidas, mayor rebote de masa.
- **Tipo de carga de salida:** Los lazos capacitivos pueden generar 2 o 3 veces más rebotes que la pistas de sistema. Incrementando la carga capacitiva se incrementa el rebote de masa hasta 60—70pF. Más allá de 70pF el rebote de masa cae por los efectos de filtro de la carga. Moviendo la carga lejos de los pines de salida, se disminuye el efecto de los rebotes de masa.
- **Localización del pin de salida:** Las cargas cerca del pin de masa, generan menos rebotes de masa que si se alejan del mismo.
- **Tensión:** Cuanto menor sea la tensión, menor será el *rebote de masa*.
- **Circuitos de test:** Los circuitos de test estándar generan un 30%-50% más de rebote de masa en un circuito típico. Esto es debido a que las cargas capacitivas incrementan la carga de c.a. y forman circuitos tanque LCR que producirán oscilaciones.

El rebote de masa producirá diversos síntomas:

- Alteración de los estados del dispositivo. En la familia FACT no sucederá esto.
- Retardo del tiempo de propagación. EN la familia FACT no se produce más de 250ps de retraso adicional en la salida.
- Las cargas activas producirán undershoot. El peor caso de undershoot producirá el mismo ruido que el peor caso de ruido de salida estático.
- Ruido de salida estático: El ruido de salida medido para la familia FACT ha sido de 500-1.100mV en sistemas con aplicaciones reales.

Reglas de diseño

Con todo esto, podemos indicar una serie de normas simples para proteger nuestro sistema de los problemas asociados a los rebotes de masa. Estas reglas de diseño, aseguran un buen comportamiento del sistema, incluyendo una óptima conexión de la fuente de alimentación a los diferentes dispositivos. La mayoría de los diseñadores reconocerán estas normas/reglas. Todas ellas se han utilizado durante años en el diseño de las familias lógicas avanzadas de tecnología bipolar.

- Utilice placas de doble cara con planos de alimentación y masa, con los pines de alimentación y masa soldados directamente a los planos, con esto se asegurará una menor impedancia posible de las líneas de potencia.
- Utilice condensadores de para cada dispositivo, normalmente de 100nF. Estos condensadores deben estar tan cerca del pin de masa como sea posible.
- Evitar utilizar zócalos para los c.i. o placas de wire-wrapping.
- Evitar la conexión directa de condensadores a las salidas.

Además de las citadas precauciones para evitar problemas de rebotes de masa, puede tener cuidado también con:

- Entradas asíncronas TTL que provengan de salidas octales CMOS.
- Líneas de control (set, reset, clock, etc.) que pueden provocar glitches en el dispositivo sobre líneas de datos o de direcciones.

Es deseable que mientras se eviten las condiciones arriba citadas, tomemos otras simples precauciones que también pueden ser útiles para minimizar el rebote de masa.

- Localice las salidas tan cerca del pin de masa como sea posible.
- Si es posible, la tensión de alimentación debe ser tan baja como se pueda.
- Extreme el cuidado en el diseño de placas para que, efectos como el crosstalk o las reflexiones, minimicen el ruido en lo posible.

El rebote de masa es una fuente de ruido indeseado que se encuentra en la mayoría de familias lógicas que se pueden encontrar en la actualidad. Debido a los bajos tiempos de subida de las señales (altos cambios de valor por unidad de tiempo) y las variaciones en la tensión de alimentación, el rebote de masa puede generar más de un problema con las nuevas familias de lógica CMOS.



En la mayoría de los circuitos, el condensador de estabilización de masa (bypass capacitor), conectado entre V_{CC} y masa tiene un valor de 10nF-100nF . Pero muchos entusiastas de la Electrónica no saben por qué se utiliza. En algunas ocasiones ignoran este condensador y no lo utilizan en sus circuitos. Pero este condensador es necesario para circuitos de cálculo y otros circuitos *delicados*.

Si este condensador de bypass se omite, un problema llamado “ground bounce” o *rebote de masa*, empezará a hacerse notar. Este artículo explicará el fenómeno del *rebote de masa* y cómo un condensador de bypass prevendrá la aparición de estos *rebotes*.

Para entender este fenómeno, consideremos el circuito de la figura 1. A y B son las entradas de control y activan el transistor NMOS a nivel alto (con más de 0.7V).

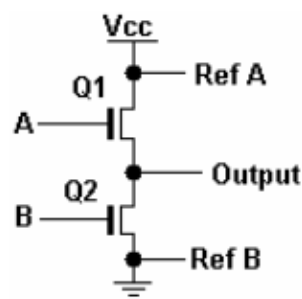


Figura 1. Típico circuito de salida

La salida estará alta cuando Q_2 pase a OFF y Q_1 pase a ON. De la misma forma, la salida será “0” cuando Q_2 pase a ON y Q_1 a OFF. Cuando la señal de transición pase de HIGH a LOW, Q_2 suministrará un camino para que la corriente fluya de la salida a masa. En la mayoría de los casos, la carga de salida es capacitiva, por ello, el pico de corriente es importante. La salida de tensión se mide entre el pin de salida del dispositivo y *Ref B*, que está a masa. De la misma manera, cuando la salida es “1”, Q_2 pasa a OFF y Q_1 a ON y la salida de tensión crece hasta V_{CC} menos la caída de tensión en el dispositivo.

Sin embargo, *Ref A* no está a V_{CC} y *Ref B* no está a GND. *Ref A* es el punto de tensión positiva del chip y *Ref B* es el punto de masa del chip.

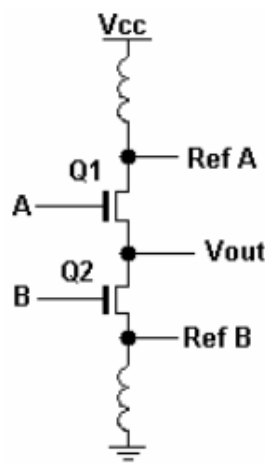


Figura 2. Efecto de la inductancia interna

La inductancia es pequeña, pero no es insignificante. Consideremos el momento en el cual Q_2 está a ON y Q_1 a OFF. Un pico de corriente circulará desde la salida, a través de Q_2 , hacia masa. Esta corriente circulará a través de la inductancia de la patilla del chip, más el cable/pista asociada. Por ello, la tensión a través de esta inductancia ($V_{Ref B}$) está directamente relacionada con el cambio de la corriente, según:

$$V = L \frac{di}{dt}$$

di/dt relaciona el tiempo de crecimiento (y/o caída) de funcionamiento del dispositivo (T_{Rise} - T_{Fall}). Con tiempos de subida y bajada pequeños y altas frecuencias de conmutación, provocan caídas de tensión en cualquier inductancia. Cuando Q_2 pasa a ON y comienza a disminuir la tensión de salida, la tensión ente la salida y $Ref B$ disminuye como se esperaba. Pero, por el paso de corriente a través de la inductancia, la tensión en $Ref B$ crece. Por este motivo, V_{OUT} no cae como debiera, por la tensión inducida en la inductancia que está sobre GND. A este fenómeno se le denomina "Ground Bounce" o *rebote de masa*.

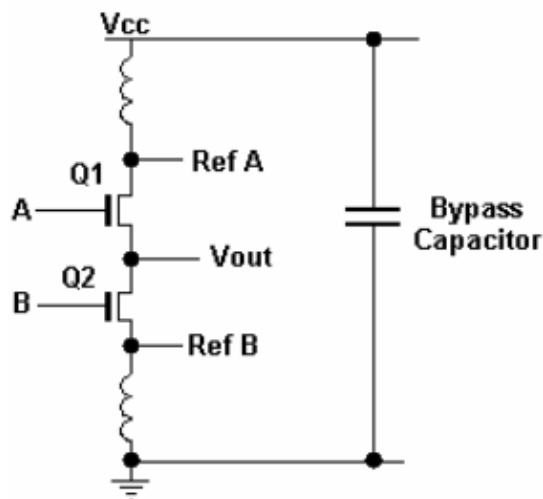


Figura 3. El condensador de Bypass suministra un almacenamiento de carga local

Se puede eliminar el *rebote de masa* con la colocación de un condensador de bypass como se muestra en la figura 3.

El propósito del condensador de *bypass* es suministrar algo que se muestre como una V_{CC} estabilizada y masa, para el integrado de que se trate, durante un corto espacio de tiempo hasta que el efecto de la inductancia desaparezca. Si calculamos bien el valor del condensador de bypass, los transitorios de corriente, debidos al cambio del estado lógico del dispositivo, no vendrán de/hacia la fuente de alimentación sino a/desde este condensador, con lo cual, los lazos de corriente serán mucho más pequeños (por las longitudes de los cables).

Otra cuestión es la inductancia de las patillas del condensador. Para evitar esto, hay que colocar el condensador tan cerca como se posible del dispositivo y evitar así nuevos *rebotes de masa*, además de utilizar pistas anchas en las conexiones del PCB para evitar/minimizar la adición al circuito de nuevas inductancias (conexiones del condensador a los planos de GND y V_{CC}). De igual forma, la distancia de las patillas del condensador a las pistas de V_{CC} y GND deberán tener la misma longitud. Los *rebotes de masa* son difíciles de analizar con las herramientas EDA pero se pueden minimizar utilizando técnicas adecuadas de diseño.



Jeff Barrow, Julio 2.006, Analog Dialogue (Analog Devices) Reduciendo los *rebotes de masa* en aplicaciones de convertidores DC-DC

Jeff Barrow, Junio 2.007, Analog Dialogue (Analog Devices) Reduciendo los *rebotes de masa* en convertidores DC-DC, Apantallamientos imprescindibles

La masa eléctrica parece simple sobre un esquema. Desafortunadamente, el rendimiento de los circuitos actuales va muy ligado a la disposición de los componentes del mismo en el PCB. Es más, si es complejo el análisis de los nudos de masa, más aún los son en convertidores DC/DC, como los circuitos *Buck* y *Boost* (reductores y elevadores). En los cuales, por los nudos de masa se producen cambios de corriente de manera rápida. Cuando por este motivo, se “mueve” el nudo de masa, las prestaciones del sistema electrónico se modifican y el circuito irradia EMI. Pero, un buen entendimiento de la física del ruido de masa, puede ofrecer conocimientos para mejorar/reducir este problema.

Los rebotes de masa pueden producir transitorios con amplitudes de voltios; la causa más común de este comportamiento es el cambio del *flujo magnético*. Un trozo de cable por el que circula una corriente es esencialmente un campo electromagnético, cuyo valor es proporcional a la corriente que lo atraviesa. El flujo magnético es proporcional al campo magnético que atraviesa el lazo de corriente.

$$\text{Flujo magnético} = \text{Campo magnético} \times \text{Área del lazo de corriente}$$

o más concretamente

$$\Phi_B = B \cdot A \cdot \cos\varphi$$

Donde el flujo magnético, Φ_B , es el campo magnético, B , pasando a través de una superficie o área de lazo de corriente, A , con un ángulo, φ , como vector de área unitario.

En la figura 1 se muestra el flujo magnético asociado con una corriente eléctrica. Una fuente de tensión fuerza el paso de corriente a través de una resistencia, generando un lazo con el cable que cierra el circuito. Esta corriente está asociada con el flujo magnético encerrado por el cable. Para relacionar las diferentes cantidades, piense en agarrar el cable con su mano derecha (*regla de la mano derecha*). Si su pulgar apunta a la dirección de la circulación de la corriente, sus dedos abrazarán al cable en la dirección de las líneas del campo magnético. En la figura dirigidos hacia dentro de la página.

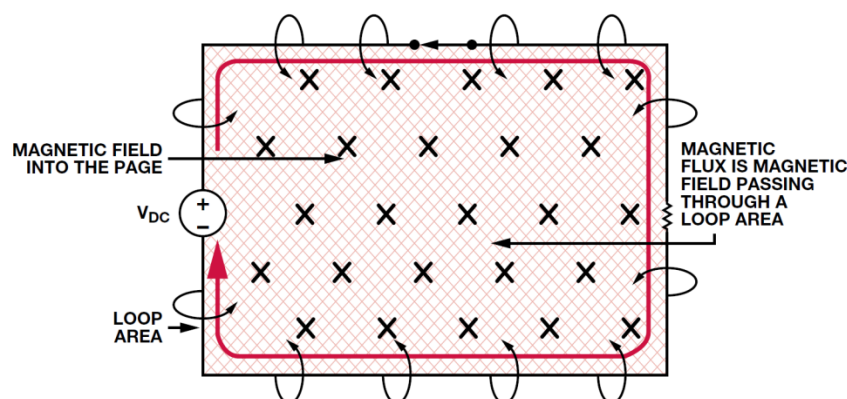


Figura 1. Regla de la mano derecha

Si se modificamos la fuerza del campo magnético o el área del lazo de masa, el flujo cambiará. Cuando el flujo cambia, se induce una tensión en el cable, proporcional a la relación de cambio del flujo, $d\Phi_B/dt$. Nótese que, bien para un área de lazo fija y una corriente cambiante o una corriente fija y un lazo cambiante o si los dos términos cambian, producirán un cambio en el flujo.

Supongamos, por ejemplo, que en el circuito se abre el interruptor. Cuando la corriente deja de fluir, el flujo magnético disminuye, induciendo un pico de tensión elevada a lo largo de todo el cable. Figura 2. Si un trozo del cable forma parte de un camino de vuelta a masa, la tensión generará una masa con picos de tensión, que producirá falsas señales en cualquier circuito que la utilice como referencia de tensión.

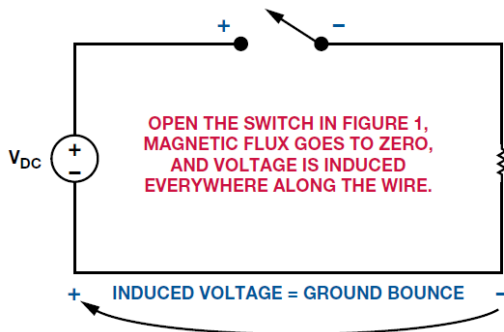


Figura 2. Efecto de la apertura de un interruptor

Usualmente, la caída de tensión en la resistencia de la lámina de cobre del PCB no será la mayor fuente de lazos de masa. Una placa de circuito impreso de 1 onza de cobre (10z = 1.4mil = 35 μ) tiene una resistividad de 500 $\mu\Omega$ /pulgada cuadrada, por lo tanto, una corriente de 1A produce un rebote de 500 μ V/pulgada cuadrada, un problema para la electrónica *delicada*, los puntos de masa en árbol (no todas las masas a un punto) o para la electrónica de precisión.

Por la carga y descarga de los condensadores parásitos se está suministrando unas importantes corrientes transitorias de vuelta a masa. La modificación del flujo magnético de estas corrientes cambiantes induce rebotes de masa.

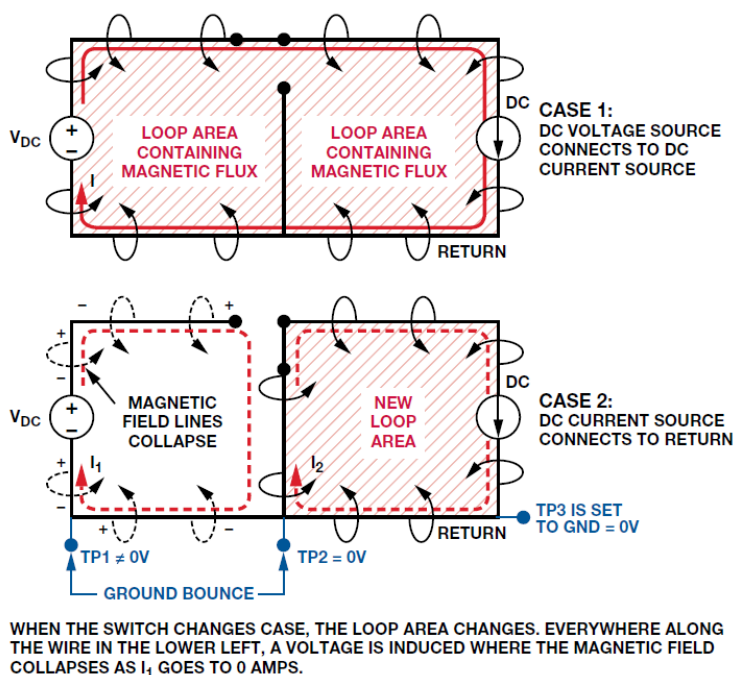


Figura 3

El mejor camino para reducir estos rebotes de masa en un convertidor DC/DC es controlar los cambios del flujo magnético, minimizando tanto las *áreas* de lazos de corriente como los *cambios* que se produzcan en estas áreas.

En algunos casos, como en la figura 3, permanece constante, pero el interruptor produce un cambio en el área del lazo, y por ello un cambio del flujo. En el Caso 1, una fuente de tensión ideal se conecta con cables ideales a una fuente de corriente ideal. La corriente circula en una malla que incluye un *cierre* a masa.

En el caso 2, cuando el interruptor cambia de posición, la misma corriente fluye por caminos separados. La fuente de corriente es del tipo DC y no *cambia*, pero la otra malla restante sí cambia. Los cambios en esta malla implicarán un cambio en el flujo magnético, e inducirán una tensión. De ahí que esa malla que ha quedado aislada no esté conectada a masa y genere un *rebote* de tensión, es decir, todos sus puntos no estarán a masa y se generarán diferencias de tensión en los extremos de los cables que generan la malla.

Para la discusión que nos atañe, podemos partir del circuito de la figura 3, que se puede asemejar al convertidor Buck de la figura 4.

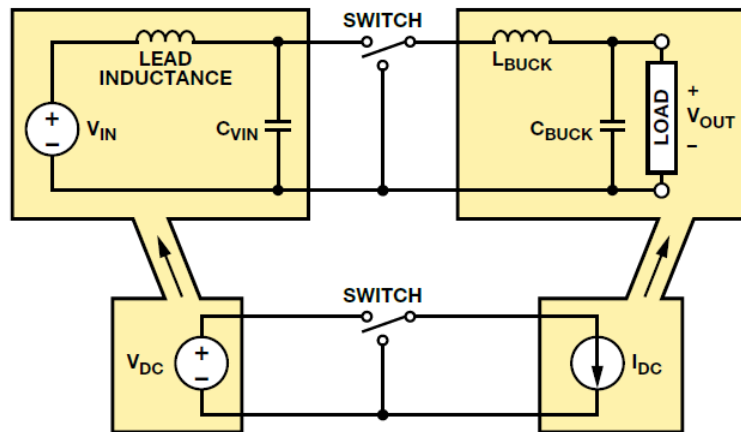


Figura 4. Para una frecuencia de trabajo elevada, se necesita un valor grande de C_{VIN} y L_{Buck} para que funcionen como fuentes de tensión y corriente.

A altas frecuencias, se necesita un condensador grande, como el condensador de entrada del convertidor Buck, C_{VIN} , para que funcione como fuente de tensión continua. De la misma forma, la gran inductancia de salida del convertidor Buck, L_{Buck} , actúa como fuente de corriente continua. Estas aproximaciones son útiles para fomentar la intuición sobre el funcionamiento del circuito.

La figura 5 muestra los cambios del flujo magnético con la alternancia de las posiciones del interruptor.

La gran bobina del convertidor, L_{Buck} , mantiene la corriente más o menos constante. De la misma forma, C_{VIN} , mantiene la tensión aproximadamente igual a V_{IN} , por ello, la corriente de entrada es más o menos constante debido a que no existen cambios de tensión en la bobina de entrada (Lead Inductance).

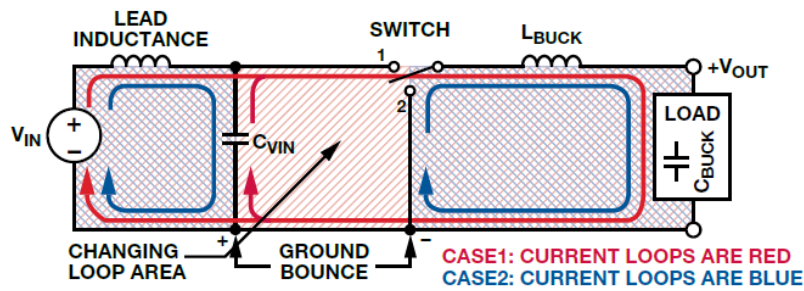


Figura 5. Efectos de la conmutación sobre los lazos formados

Aunque las corrientes de entrada y salida son casi constantes, como el interruptor pasa de la posición 1 a la 2, el área total de los lazos formados, cambia rápidamente en la sección media del convertidor. Estos cambios implican una modificación importante del flujo magnético, el cual induce *rebotes de masa* a lo largo de los cables de conexión a masa.

Los convertidores Buck actuales se realizan con pares de interruptores (MOS-Diodo), Figura 6. Si bien la complejidad se ha incrementado en cada figura, el *rebote de masa* inducido por el cambio del flujo magnético sigue siendo simple e intuitivo.

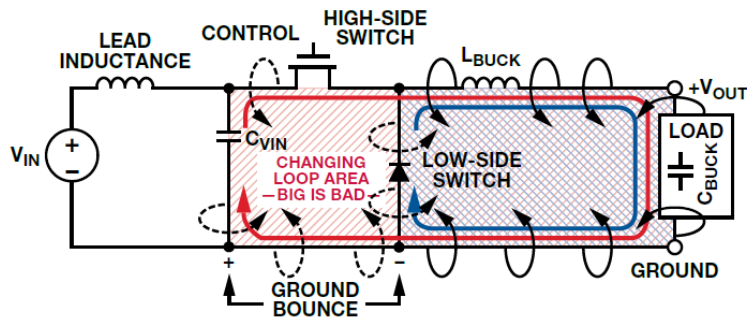


Figura 6. Los principios básicos no cambian durante la conmutación de los semiconductores

El hecho de que los cambios en el flujo magnético tensión a lo largo de los cables de *vuelta a masa*, nos hace plantearnos una cuestión: ¿Dónde está la masa en realidad?. Dado que el *rebote de masa* implica una tensión sobre las pistas de *vuelta de masa*, están *rebotando* con respecto a un punto ideal llamado *masa*, y este punto debería ser identificado.

En el caso de los circuitos reguladores de potencia, la masa real necesita estar al final de la carga. Después de todo, el convertidor DC/DC propuesto ofrece tensión y corriente de *cierta calidad* a la carga. El resto de los puntos de *vuelta a masa* no son *masa ideal*, sólo forman parte de la vuelta a masa.

Puesto que la masa está al final de la carga, y los cambios en los *lazos de masa* son la causa de los *rebotes de masa*, la Figura 7 muestra la cuidadosa colocación del condensador de entrada, C_{VIN} , para reducir los *rebotes de masa* por la reducción de las áreas que cambian el flujo magnético.

El condensador C_{VIN} comunica la parte superior del interruptor MOS con la parte inferior del mismo, de ese modo se reduce el área donde cambia el flujo magnético y se aísla de la *vuelta a masa*. Desde la parte inferior de C_{VIN} a la parte inferior de la carga, no se producen cambios ni en las *áreas de vuelta masa* ni en los cambios de corriente que suceden entre un caso y la siguiente actuación del interruptor MOS. Consecuentemente, la *vuelta a masa* no tiene *rebotes de masa*.

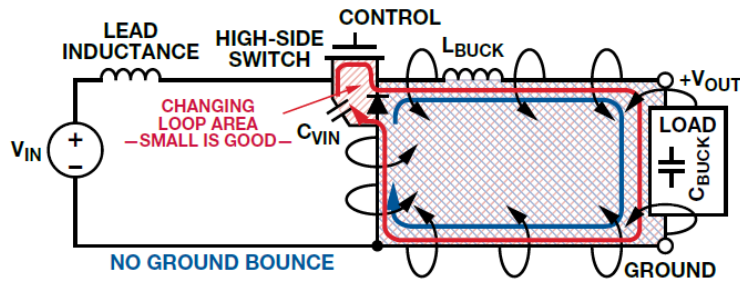


Figura 7. La cuidadosa colocación de C_{VIN} reduce enormemente los lazos de masa

La disposición de componentes en la placa de circuito impreso (Layout), afecta directamente al rendimiento y características del circuito. La figura 8 es un Layout del convertidor Buck del esquemático de la figura 6. Para el funcionamiento de los componentes del primer caso, con el interruptor MOS activo (ON), la corriente continua circula fuera del lazo de corriente de color rojo. Para el caso 2, con el diodo activo (ON), la corriente fluye ahora por el lazo azul. Nótese los cambios producidos por los lazos de corriente y, por ello, del flujo magnético en el circuito. De ahí que se induzca una tensión y se provoquen *rebotes de masa*.

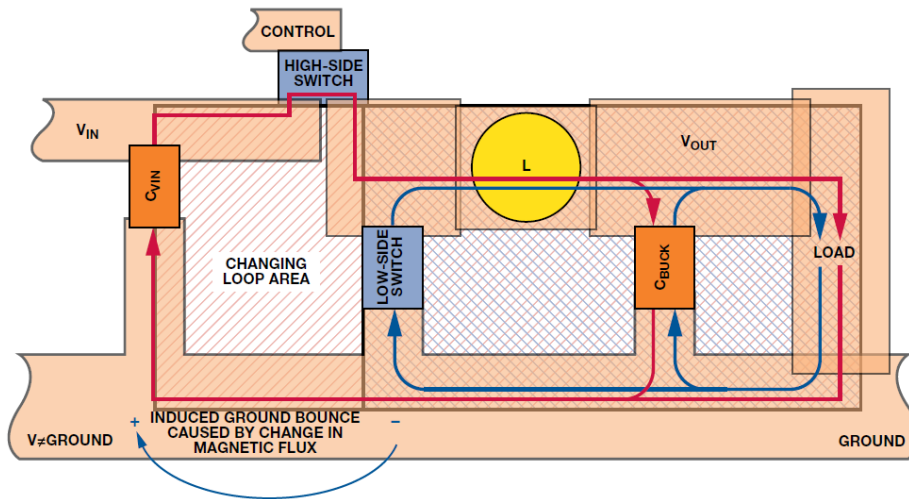


Figura 8. Una mala disposición de los componentes provoca cambios importantes en los lazos de corriente entre las diferentes secciones del convertidor.

La disposición de los componentes se ha realizado en una placa de simple cara por claridad, pero, utilizando una segunda capa de plano de masa no existiría el *rebote de masa*. Antes de mostrar una versión mejorada de esta disposición, en la figura 9, se muestra un rápido ejemplo de que no siempre es una buena idea disponer de un plano de masa.

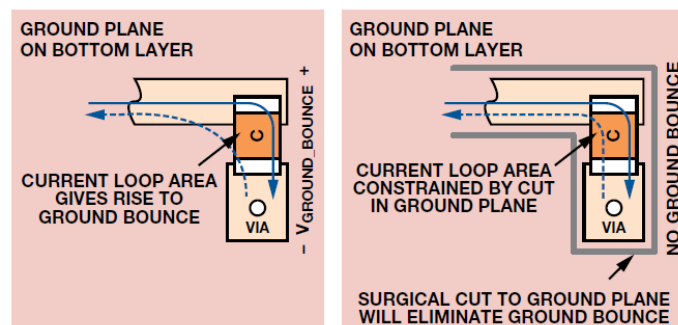


Figura 9. Un plano de masa no siempre es una buena idea

En la parte derecha de la figura, disponemos de una placa de doble cara en la cual hemos dispuesto un condensador de *bypass* en el ángulo derecho de la capa de arriba de la cara de los componentes. En el ejemplo de la izquierda, el plano de masa es sólido y sin cortes. En la pista de conexión del condensador (capa superior) la corriente circula a través del condensador, y a través de la vía, hacia el plano de masa.

Como la corriente alterna siempre toma el camino de menor impedancia, la corriente de retorno de masa circula por la esquina hacia su camino de vuelta a la fuente. De ahí que el campo magnético creado por la corriente y su área utilizada en el lazo generado cambie con su magnitud o frecuencia de los cambios producidos en la corriente, por ello el flujo cambia. La tendencia de la corriente a fluir por el camino más fácil implica que, significa que incluso con un plano de masa sólido (no mallado) puede *rebotar* sin tener en cuenta su conductividad.

En el ejemplo de la derecha, una zona de masa *recortada* del plano de masa general mantendrá la corriente de retorno con un área mínima y se reducirá enormemente el *rebote de masa*. Cualquier rebote de tensión residual que se desarrolle en la línea cortada, estará aislado del plano general de masa.

En el PCB de la figura 10 utiliza el principio mostrado en la figura 9 para reducir los rebotes de masa. Una placa a doble cara se diseña para que el condensador de entrada y ambos elementos interruptores (MOS y Diodo) se conecten en una isla dentro del plano de masa general, no unidos al mismo.

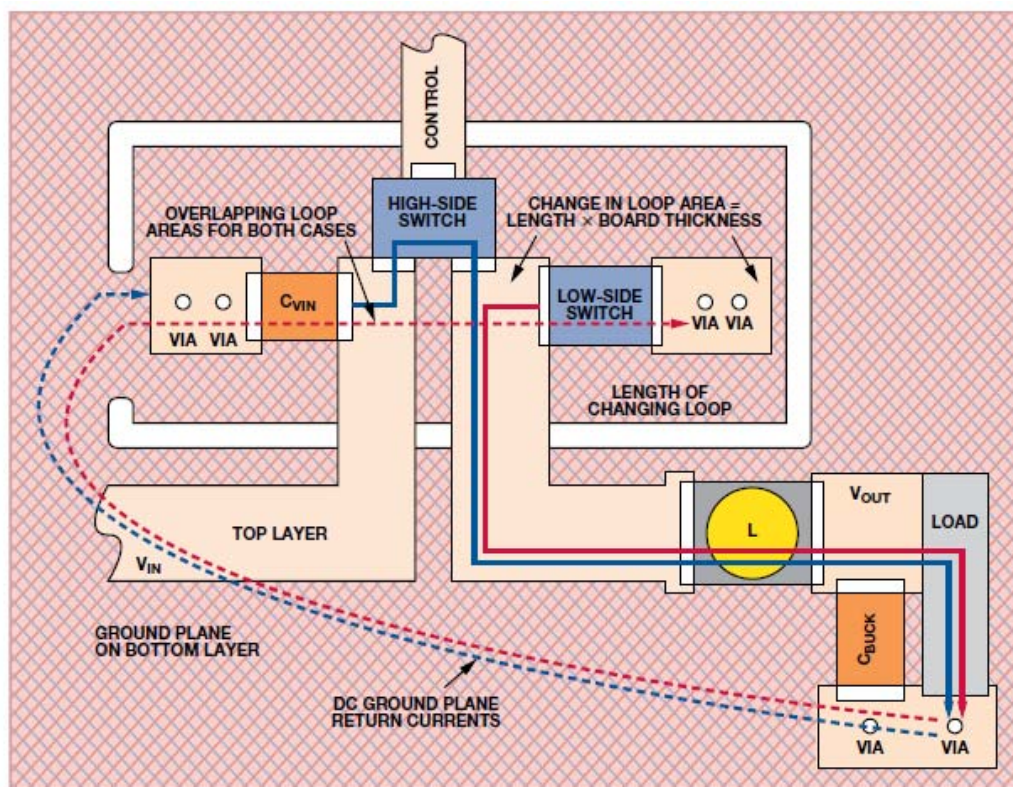


Figura 10. Un buen diseño de Layout del convertidor ofrecerá un cambio pequeño en las áreas enlazadas como sucede en el Caso 1 y el Caso 2.

Los diseñadores distribuyen los componentes en una PCB de doble cara para que el condensador de entrada y los dos interruptores (MOS y Diodo) estén sobre una isla de masa en el plano de masa. Aunque el área enlazada por las corrientes roja y azul son grandes, la diferencia entre los dos lazos es pequeña. El pequeño cambio en el área enlazada significa un pequeño cambio en el flujo magnético y consecuentemente un pequeño rebote de masa.

Este Layout puede que no sea el ideal, pero funciona bien e ilustra perfectamente como solucionar el problema comentado. Nótese que las corrientes circulantes por las áreas enlazadas en el Caso 1, en rojo, y en el Caso 2, en azul, son grandes. Sin embargo la diferencia entre los dos lazos es pequeña. Un pequeño cambio en el área enlazada implica un cambio pequeño en el flujo magnético, y por ello, un pequeño cambio en el *rebote de masa*. (En general, no obstante, también se mantiene el área enlazada pequeña – Esta figura se esfuerza en ilustrar la importancia de igualar los caminos de las corrientes de c.a.).

Adicionalmente, en el *área recortada* del plano general, el rebote producido está contenido por el propio corte realizado, es decir, está aislado del resto del plano de masa y también están aislados sus efectos negativos.

También tiene interés el condensador de entrada, C_{VIN} , puede que, en un primer momento no parezca que el mejor lugar sea entre el MOS y el Diodo, como se discutió en la figura 7, pero si lo examinamos con detenimiento se revelará que sí lo es. Si bien la proximidad física puede ser buena, lo que realmente importa son las *cercanías eléctricas* que conseguirán minimizar las áreas enlazadas.

Rebotes de masa en los convertidores BOOST

Lo que sucede en un convertidor Boost es muy similar a lo que sucede en un convertidor Buck, como se muestra en la figura 11. El condensador de salida debe colocarse entre el MOS y el Diodo para minimizar los cambios en las *áreas enlazadas*.

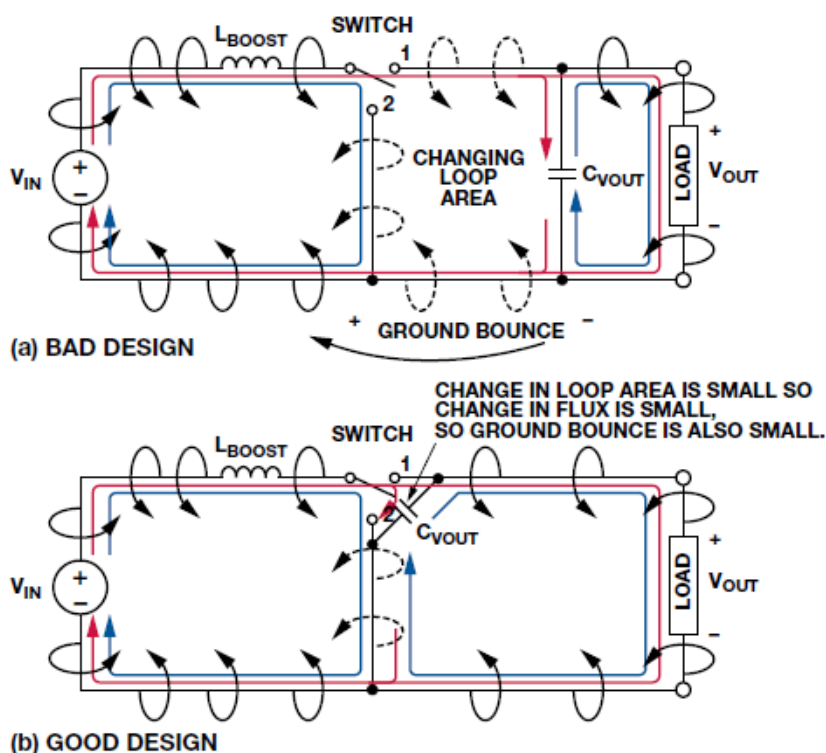


Figura 11. Como en el caso del convertidor Buck, en el Boost, la colocación del condensador C_{VOUT} es crítica. A) Mal colocado. B) Colocación adecuada.

Repaso

La *tensión rebotada de masa* se induce principalmente por el cambio del flujo magnético. En un convertidor DC/DC el flujo cambia por el funcionamiento de los interruptores (MOS y Diodos) que

modifican la corriente de las *áreas enlazadas* del convertidor. Pero, con una cuidadosa colocación de los condensadores de entrada/salida en los convertidores Buck/Boost, y un corte muy preciso para separar las *zonas de masa* del plano de masa general de la placa, estos *rebotes de masa* pueden aislarse satisfactoriamente. Debemos llevar mucho cuidado con el corte de estas zonas de masa, para no incrementar los *lazos de masa* en algunas zonas de *retorno de corriente* de c.a. del circuito.

Igualmente, con una buena disposición de los componentes en la placa, se puede localizar la masa adecuada en la capa inferior de la *carga* del circuito, sin modificar las áreas enlazadas o cambiar las corrientes. Cualquier otro punto conductor asociado puede ser llamado "masa", pero sólo es un punto a lo largo del camino de vuelta a masa.

Otros conceptos útiles para el análisis de masa

Si tienes en mente las siguientes ideas, te será más cómodo saber lo que debes hacer y lo que no para evitar los *rebotes de masa*. En la figura 12, se muestran dos conductores que se cruzan a 90° para no interactuar magnéticamente.

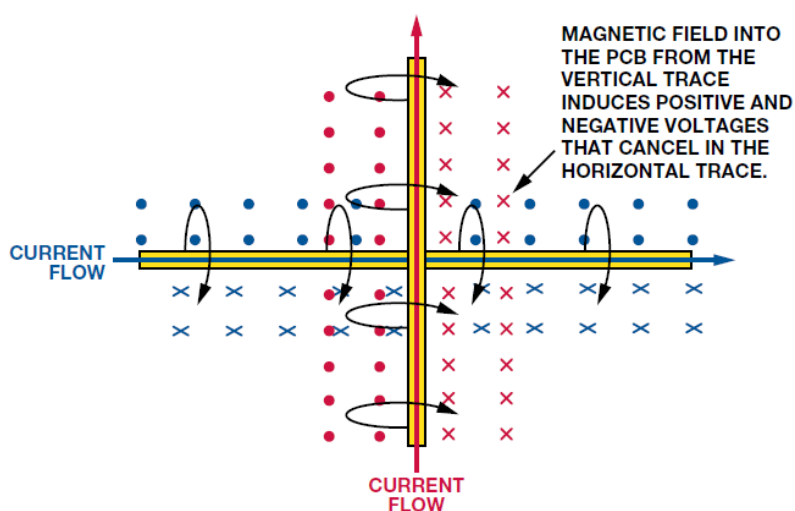


Figura 12. Los conductores que se cruzan a 90° no interactúan magnéticamente

Las líneas de campo magnético, alrededor de cables paralelos con corrientes iguales que fluyen en la **misma dirección**, se cancelan en todos los puntos **entre los cables**, por tanto, la energía total almacenada es menor que la que se produciría para cables que estuviesen separados. Por esta razón, las pistas anchas de un PCB tienen menor inductancia que las *pistas finas*.

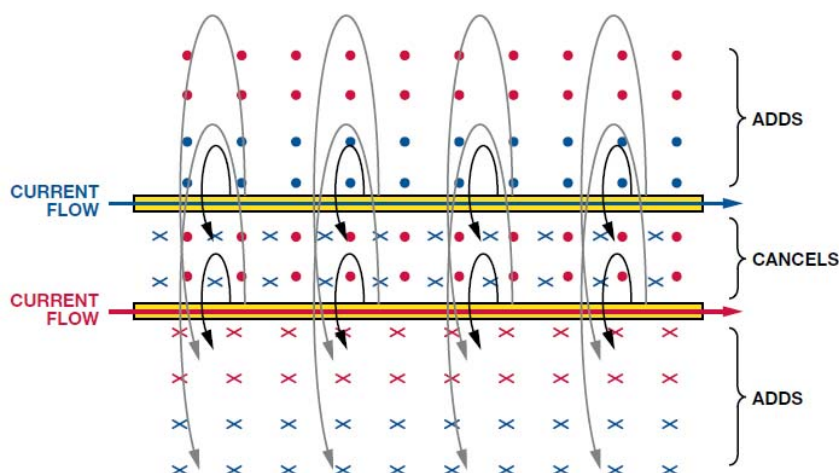


Figura 13. Conductores paralelos con corrientes que fluyen en la misma dirección

Las líneas de campo magnético, alrededor de conductores paralelos que circulan corrientes iguales en **dirección opuesta**, se cancelan **fuera de los conductores** y se suman las líneas de campo entre ellos. Si dentro del *área enlazada* pueden hacerse más pequeñas (las líneas de campo magnético), el flujo magnético total, al igual que su inductancia, también serán más pequeños. Este comportamiento explica por qué el plano de masa de c.a. devuelve corriente que siempre fluye bajo el conductor de la capa superior (TOP).

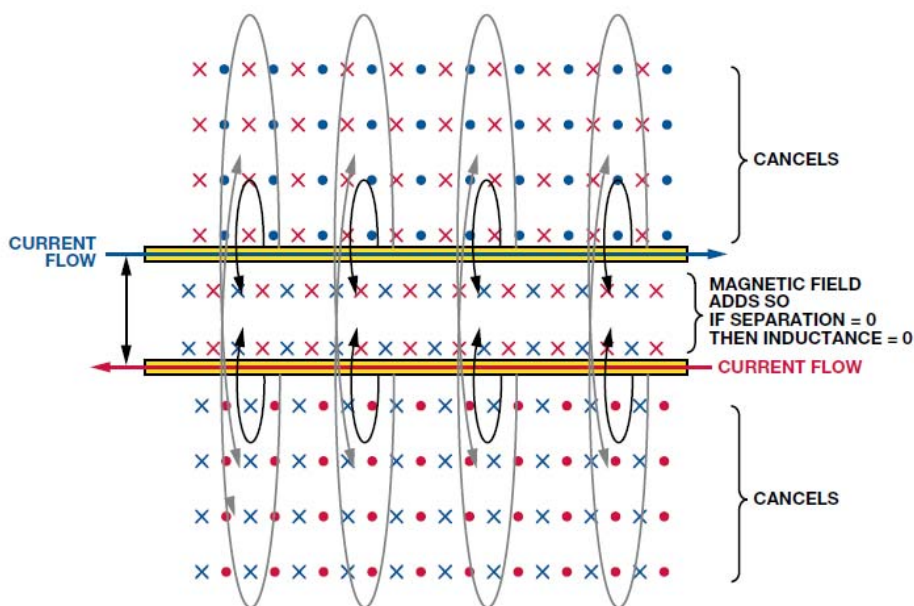


Figura 14. Conductores paralelos con corrientes que fluyen en direcciones opuestas

La figura 15 muestra por qué las esquinas incrementan la inductancia. Un conductor delgado es por sí mismo un campo magnético, pero al cambiar de ángulo en una esquina, se comporta como conductor perpendicular al anterior. Como resultado, las esquinas almacenan más energía magnética, y por ello, tienen más inductancia que las líneas rectas.

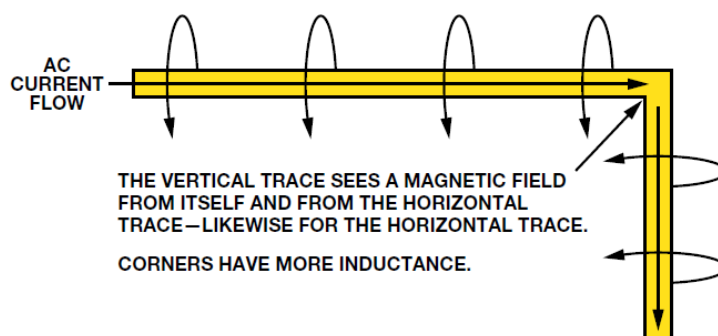


Figura 15. ¿Por qué las esquinas incrementan la inductancia?

La figura 16 muestra que las interrupciones del plano de masa bajo los conductores que conducen corriente, pueden incrementar el *área enlazada* por bifurcación de la *corriente de vuelta*, y por este incremento del tamaño del *área enlazada*, se facilita el *rebote de masa*.

Como se muestra en la figura 17, la orientación de los componentes no, importa.

Sumario

Los rebotes de masa siempre son un problema potencial. En un monitor o TV implican una imagen ruidosa (con nieve) y para un dispositivo de audio, ruido de fondo. En un sistema digital, puede significar errores en los cálculos o que el sistema falle (se cuelgue).

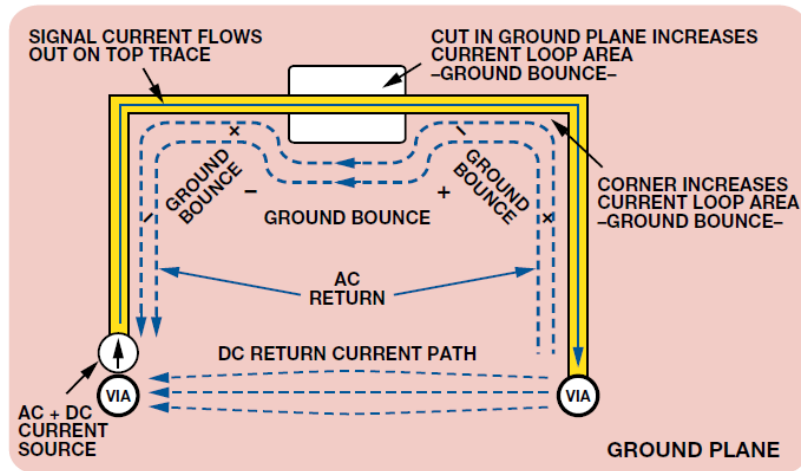


Figura 16. La corriente de vuelta toma el camino de menor impedancia

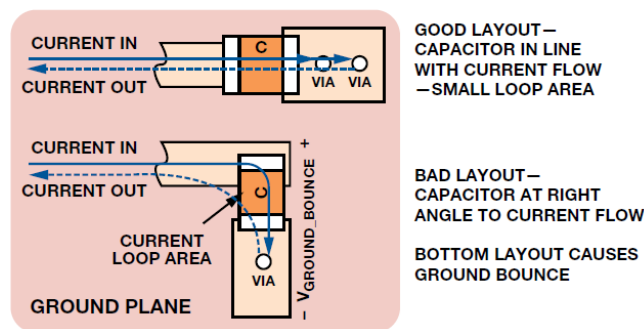


Figura 17. Efectos de la orientación de los componentes

Una cuidadosa estimación de los elementos parásitos seguido de una simulación detallada son el camino adecuado y riguroso para predecir la magnitud de los *rebotes de masa*. Pero, para guiarnos en la intuición del diseño de un circuito, es necesario comprender la física subyacente que los origina.

En primer lugar, diseñe el PCB para que la parte inferior de la *carga* sea el punto de masa real.

Luego, simplifique la dinámica del circuito sustituyendo las bobinas y condensadores grandes por fuentes de corriente y tensión. Busque los lazos de corriente con cada elemento de interrupción del circuito (MOS, Diodo, ...). Procure que los lazos se superpongan. Done sea posible, cree una pequeña isla de *retorno de masa* tal que sólo circule corriente continua dentro y fuera de la isla generada.

En la mayoría de los casos, este esfuerzo dará una buena distribución/realización de la masa. Si no puede ser así, considere la resistencia del plano de masa, y luego el desplazamiento de la circulación de las corrientes en condensadores parásitos producidos a través de todos los switches (MOS, Diodo, ...) y el camino de retorno de masa. No importa el tipo de circuito, los principios del apantallamiento de masa son los mismos, el cambio del flujo magnético debe ser minimizado y/o aislado.

